

パワーデバイスの最近の進歩

Recent Progress of Power Electronic Devices

進展著しい「パワーエレクトロニクス」を支える各種のスイッチングパワーデバイスについて、最近の動向及び将来の展開方向をまとめた。対象デバイスは、サイリスタ(一般電力用、高速サイリスタ、GTOサイリスタ)、パワートランジスタ、ユニポーラデバイス(MOSFET, SIT), 複合素子(IGT)であるが、近年国内外各社からの発表が相次いでいる「高圧IC」についてもその概要に触れた。調査は国内外発表文献によるが、特にサイリスタについては、日立製作所の最近の成果を中心に述べた。いずれのデバイスも、先行のサイリスタ、パワートランジスタが培ってきた基本のキーテクノロジーを軸として、大電流化、高耐圧化、高速化の方向に向かってその適用領域をますます拡大しつつあり、この傾向は新しいデバイスを中心に今後も更に進展するものとみられる。なかでも注目すべきは、「複合素子」、「高圧IC」であり、ディスクリットデバイスの利点を巧みに組み合わせて、全く新しい機能・性能を生み出し、かつ多機能化を図るといふ展開が、今後の重点目標として進められるであろう。ただし、いずれのデバイスも万能ではあり得ず、それらの機能・性能を十二分に活用したシステムのパフォーマンス拡大が、不断の課題として存在するものと考えられる。

池田裕彦* Yasuhiko Ikeda
 八尾 勉** Tsutomu Yatsuo
 宮田健治** Kenji Miyata

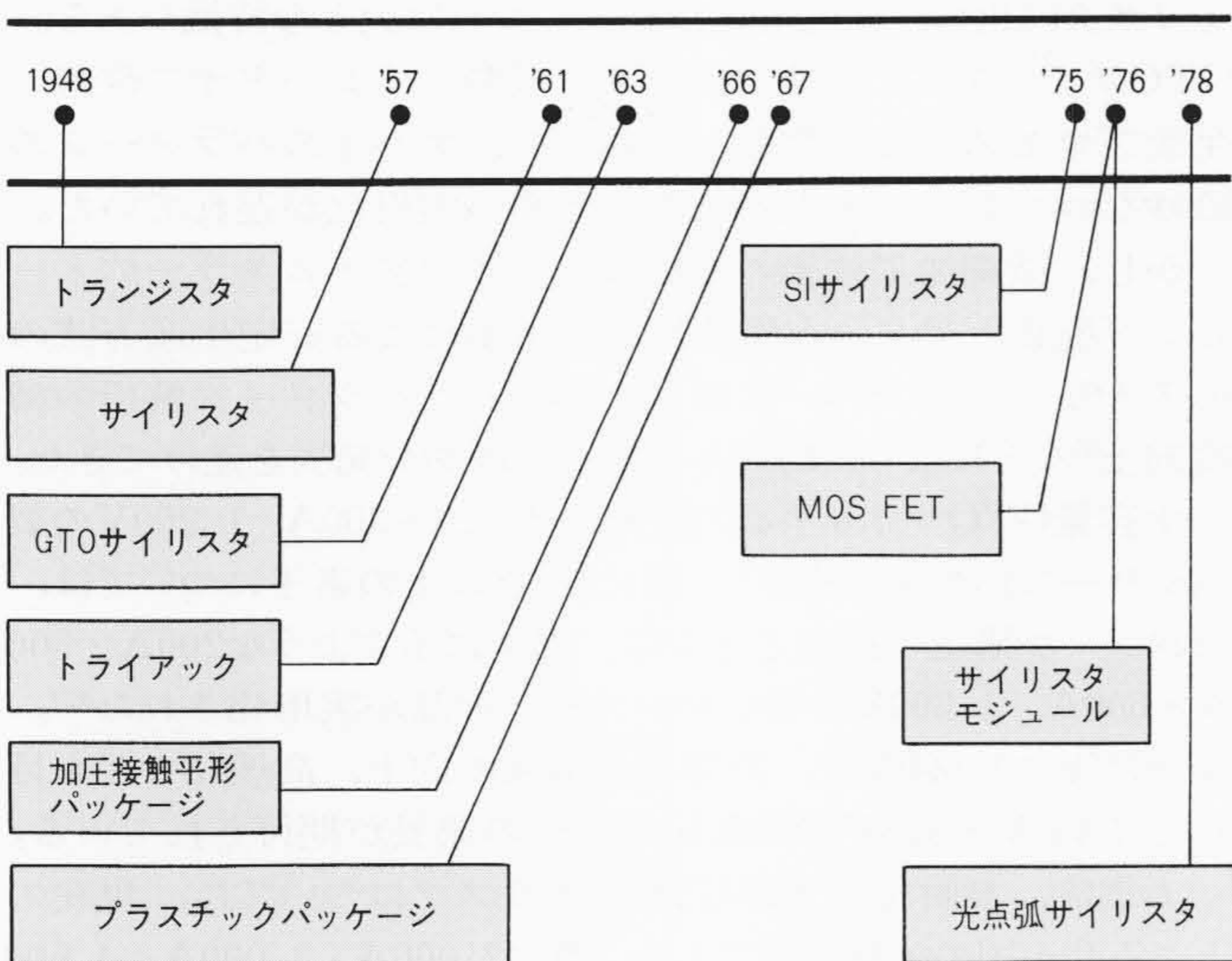
1 緒 言

電力エネルギーの変換・制御技術、いわゆる「パワーエレクトロニクス」は、各種パワーデバイスの性能向上とあいまって、着実に発展を続けている。これらパワーデバイスの変遷をみると、1970年代の前半までは主にサイリスタが中心で、その制御方式もアナログ回路が主体の大容量電子回路という面が強かったが、'70年代の後半から'80年代へかけてVLSI技術の実用化とその急激な発展に支えられ、微細加工技術を適

用した種々の「自己消弧機能形スイッチング素子」が具現化してきた。

図1は、各種パワーデバイス、及びその関連パッケージ技術の開発時期をまとめたものであるが、いわゆる「スイッチング素子」と呼ばれるデバイスは、1980年以前にほぼすべてにわたってその芽が出現していることが分かる。これらは、その後の応用技術、製作技術の進展とともに、生産安定化の時代を経て現在に至っており、それぞれのデバイスが、大電流化、高耐圧化、高速化という方向へ向かって、その性能範囲を拡大している。ここでは主として電動機制御の分野を中心に、関連する電力用スイッチングパワーデバイスについて、その現状の進歩と将来の動向をまとめてみた。

なお、いわゆる「電力用」の範ちゅうではないが、最近、国内外各社の多くが参入を始めている「高圧IC」についても、その概要に触れる。



注：略語説明
 GTO(Gate Turn Off), SI(Static Induction)
 MOS FET(Metal Oxide Semiconductor Field Effect Transistor)

図1 スwitchングパワーデバイスの変遷 「スイッチング素子」と呼ばれるデバイス(含パッケージング技術)は、1980年以前にほぼそのすべてが開発されている。

2 サイリスタ

サイリスタはそのスイッチング特性により、「電力用サイリスタ」と「高速サイリスタ」に区分される。

2.1 電力用サイリスタ

大電流・高耐圧・高信頼性のスイッチング素子として、各種の重電機器、産業機器に適用されてきた電力用サイリスタは、現在、電気点弧方式から光点弧方式へという、一つの大きな転機を迎えている。

中性子、電子線照射などのシリコン単結晶処理、ウェーハ径大化、端面加工、パッシベーション(表面保護処理)、平形パッケージングなどは、電力用サイリスタの発展を支えてきた基本技術である。これらはそのまま、後述する各種のスイッチングパワーデバイスの信頼性を支える大きなキーテクノロジーであり、これにVLSI技術が発展させた微細加工技術が

* 日立製作所日立工場 ** 日立製作所日立研究所

加わって、新しいパワーデバイスが具現化され展開が続いている、ということが出来る。

図2は、電力用サイリスタの接合径と耐電圧・電流容量の関係を試算したものであるが¹⁾、

$$\text{指数 } P = \text{耐電圧 (kV)} \times \text{サージ電流 (kA)}$$

とすると、接合径40~80mmの間でそれぞれの指数Pは同図のようになり、ウェーハ径大化による大電流・高耐圧化への効果が明らかである。

電力用サイリスタの新しい展開として、点弧回路部品の低減、光絶縁によるノイズの悪影響防止などによるいっそうの信頼性向上を目的とした、光点弧方式の実用化が始まっている。1,500A, 4,000V(直径80mm)(図3)、3,000A, 4,000V(直径100mm)素子の開発は既に終わっており^{2),3)}、3,000A, 8,000Vを一つの極限として、更に開発が続けられている。また、信頼性をより向上させるため、過電圧に対して素子に自己保護機能を付加する研究開発も盛んに行なわれている⁴⁾。今後の電力用サイリスタは、従来の大容量展開方向よりも、これらシステムの高信頼性を更に向上させるための、新しい価値を付加する方向へ向かって進んでいくものと考えられる。

2.2 高速サイリスタ

高速サイリスタは、電力用サイリスタの大電流・高耐圧特性を犠牲にしない範囲で高速化を図ったものであるが、そのために各種のライフタイム制御技術が開発された。しかし、これらによって得られる性能改善はほぼ限界に近づいたとみられている。このような限界を打開するために、RCT(Reverse Conducting Thyristor: 逆導通サイリスタ)、GATT(Gate Associated Turn-off Thyristor: ゲート補助ターンオフサイリスタ)などの、構造改善あるいは機能向上が行なわれてきた。

RCTは、1枚のウェーハ内にサイリスタとダイオードを逆並列に構成した素子であり、(1)システム応用の上で、逆並列ダイオード付加が不要……回路構成の容易性、(2)上記ダイオードの配線インダクタ分がないだけ、転流電流周期を低減可能……転流回路の小形・軽量化、(3)逆方向耐電圧が不要のため、PNIPN構造の導入が可能……オン電圧とターンオフ時間のトレードオフ改善などの特徴があるが⁵⁾、定格電圧が2,500

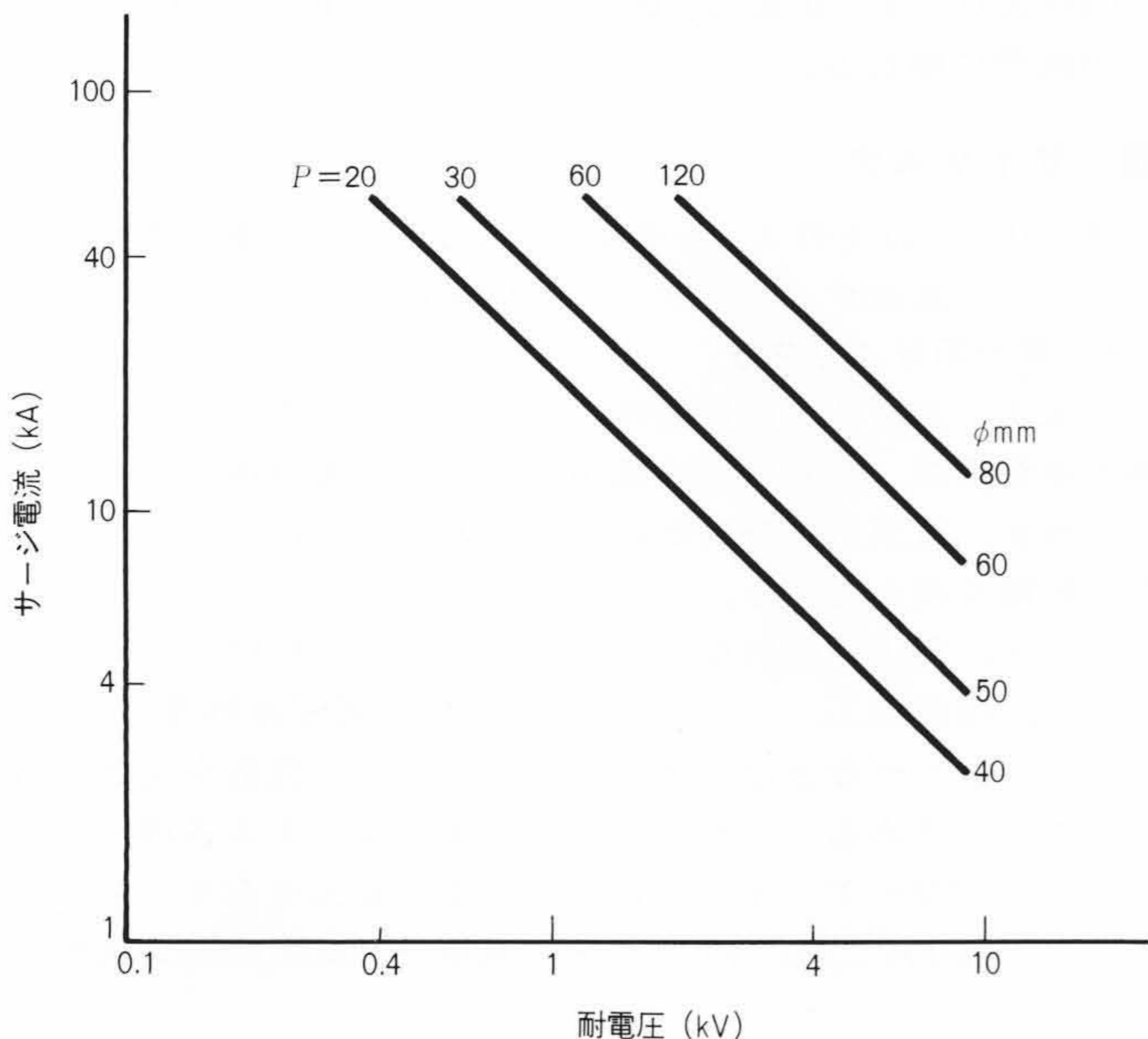


図2 サイリスタの接合径と容量¹⁾ ウェーハ径大化により、サイリスタの容量が着実に増大している。

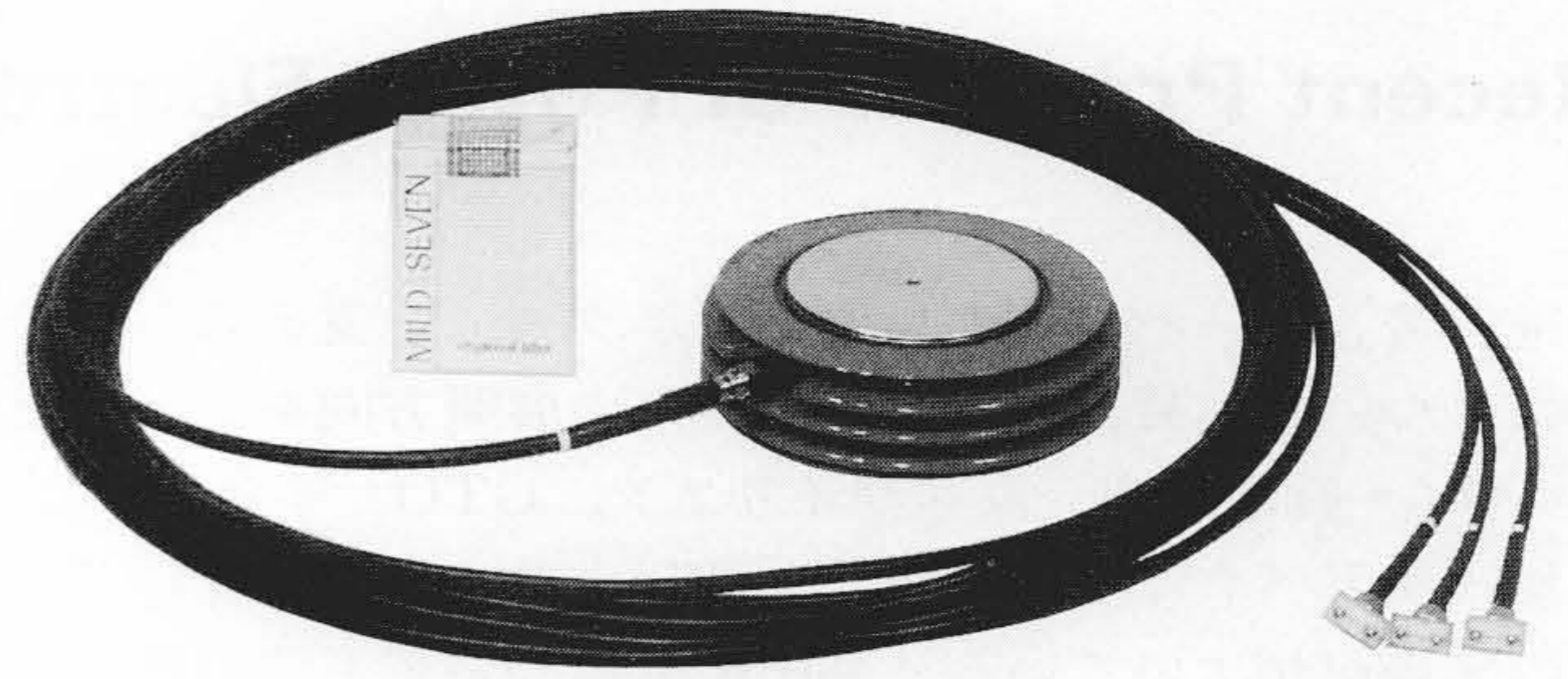


図3 光点弧サイリスタの外観 1,500A, 4,000V光点弧サイリスタ、及び駆動用発光ダイオードの外観を、一例として示す。

Vでやや低い。

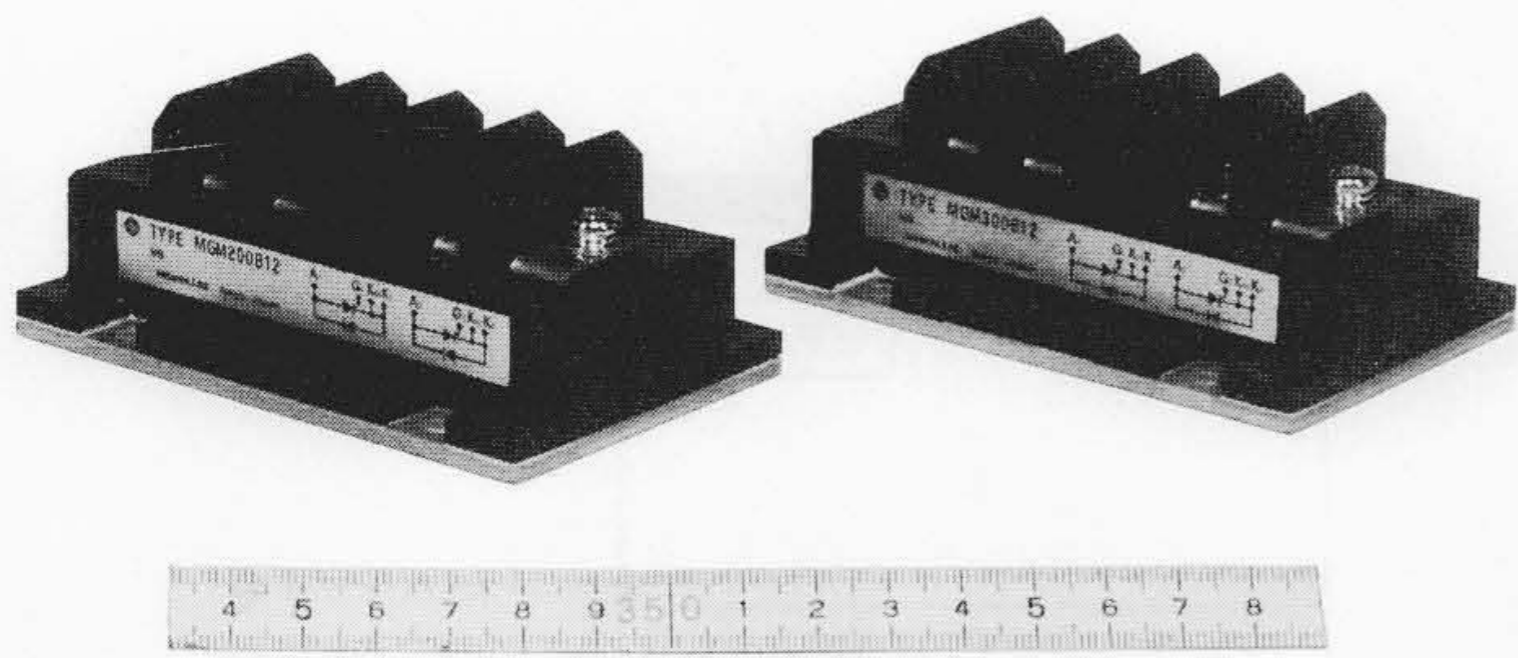
一方、GATTは、一般の高速サイリスタと、後述するGTOサイリスタ(Gate Turn Off Thyristor)の中間に位置するもので、ターンオフ時に外部転流回路により陽極~陰極間電圧を逆転させて主電流を遮断するとともに、オフ電圧の再印加時にゲート~陰極間に逆バイアス電圧を印加し、強制的に残留蓄積キャリアをゲートに吸い出すことで、ターンオフ時間を短くする機能をもっている^{5),6)}。この方式によれば通常の高速度サイリスタに比べ、一般的にいてターンオフ時間を $\frac{1}{2}$ 以下に改善することが可能である⁶⁾。現在の製品は定格電圧1,200V級であるが、GATTは、耐電圧及び電流容量をほとんど犠牲にすることなくターンオフ時間を短縮でき、かつ従来の一般電力用サイリスタとほぼ容量的に同等のゲート回路で駆動できるので、転流回路を小形化することも可能である⁶⁾。高速サイリスタの展開を図る上で、一つの有効な技術と言えよう。

2.3 GTOサイリスタ

GTOサイリスタは、従来の一般電力用サイリスタ、高速サイリスタに比べ、自己消弧機能をもつ点に大きな特徴がある。GTOサイリスタの歴史は古いが、特性のトレードオフ改善、生産プロセスの安定化などに対して、デバイスパラメータの微妙なコントロール上の難点があり、実用化が遅れていた。しかし、微細加工技術の進歩及びライフタイムキラーのドーピング廃止とアノード短絡構造の併用による安定生産方式の導入^{7),8)}、更にはPベース層を中心としたパラメータ解析の精度向上⁹⁾などにより、1977年以降、飛躍的な発展を遂げてきた。

中容量GTOサイリスタの分野では、20~300A, 1,200Vの製品シリーズ化が図られ^{10),11)}、特に200A以上の素子については、モジュール構造の採用とともに、図4に示すような200A・300A・600A, 1,200Vの新しいシリーズ製品が実用化された¹²⁾。今後は更に1,600V化、許容接合温度の向上、高速化などを目指して440V・575V電源電圧対応への発展が期待されている。

大電流、高耐圧の大形GTOサイリスタについては、現在のところ我が国の独り舞台であり、既に2,000A・3,000A, 4,500Vの素子が開発されている^{13),14)}。4,000A, 4,500Vが用途面からみて一つの頂点と考えられ、その到達も間近いとみられているが、今後は、増幅ゲート^{15),16)}、埋込ゲート^{15),17)}などによるゲート周辺からの性能改善、逆導通GTO¹⁸⁾、逆阻止GTO¹⁹⁾などの構造的な工夫と改良などによって、スイッチング時間と各種特性の間のトレードオフに関する改善が図られ、高速化へ向けて更に新しい分野が開けるであろう。また、GTOサイリスタはゲート逆バイアス条件による性能への影響が大き



(a) 200A・300A, 1,200V GTOモジュール



(b) 600A, 1,200V GTOモジュール

図4 GTOサイリスタモジュール外観 200A・300A・600A, 1,200V 定格のGTOサイリスタモジュールが実用化されている。

い素子であり²⁰⁾、駆動回路・駆動条件によって素子のもつ性能を十分に引き出しながら活用する方向への展開も、並行して進んでいくものと考えられる。

3 パワートランジスタ

サイリスタと並んで古くからあるスイッチング素子としてのパワートランジスタは、プレーナ形が主流であり、ガードリング、パッシベーション技術の進歩によって、高耐圧化が図られてきた。また、大電流化及び高耐圧化指向での電流増幅率改善のため、VLSI技術による微細加工技術を応用したメッシュ、リング方式などの新しいエミッタ構造により、ベース周辺長を増加させて電流集中の緩和が図られている²⁰⁾。パワートランジスタのモジュール構造は早くから実用化されており、この構造はその「使い勝手」とともに定着、普及してきた。現在、300A, 1,200Vが最大定格²⁰⁾であるが(小電流領域では1,400Vも達成されている²¹⁾)、最近、400A・500A, 600Vの大形モジュールも発表されており、放熱構造、放熱方式の進展とともに、更にモジュールの大容量化が図られていくものとみられる。

4 電界効果トランジスタ、静電誘導トランジスタ

前章までは、いわゆるバイポーラデバイスについて述べてきたが、ここでユニポーラ形のパワーデバイスについて展望する。

4.1 電力用MOS FET

FET(Field Effect Transistor: 電界効果トランジスタ)は、

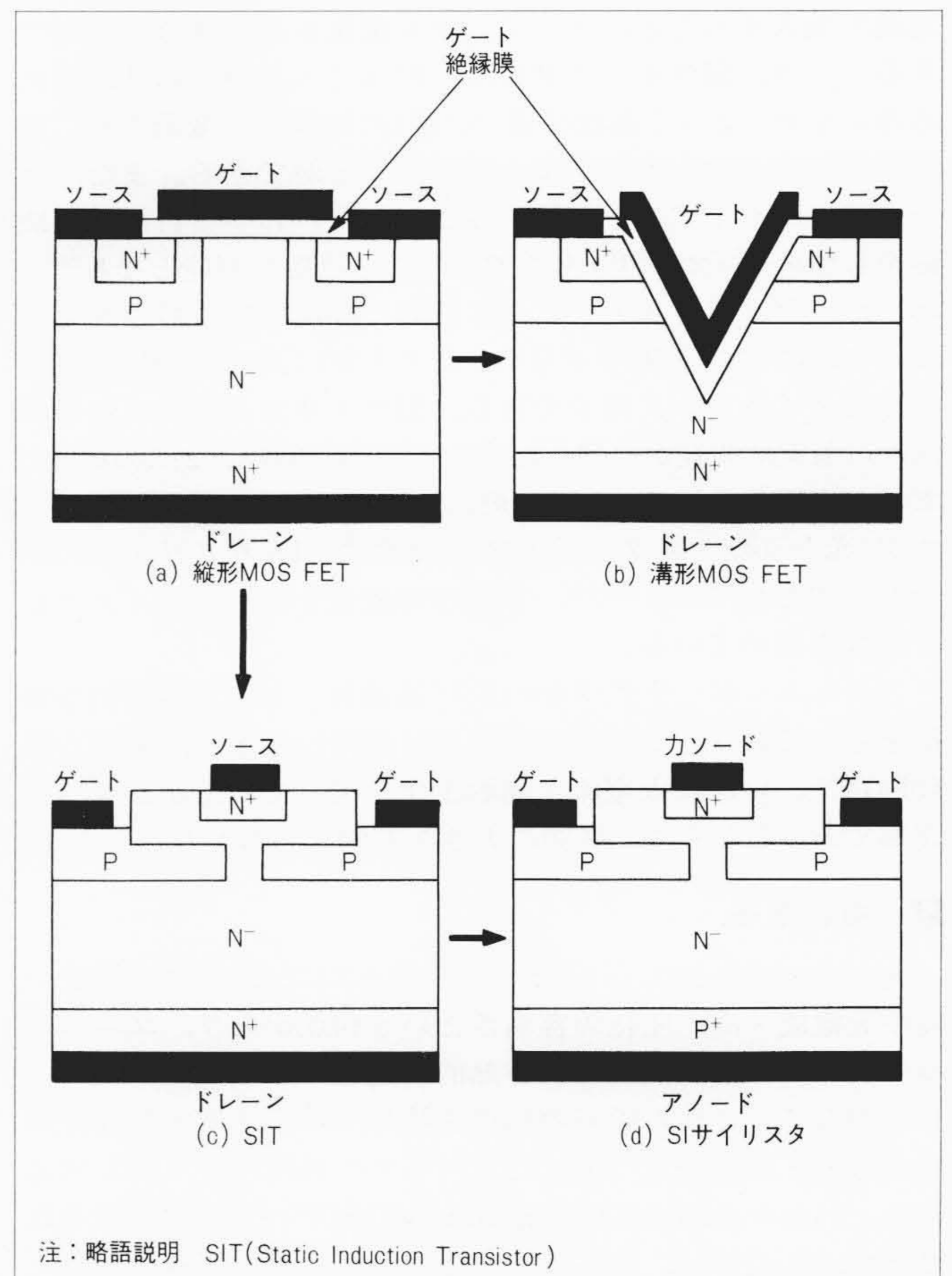


図5 ユニポーラ形パワーデバイス^{3),22)} 縦形MOS FET(a)の改良形(b)、及びMOS FETのゲート部をP-N接合としたSIT(c)、それにエミッタ層(P⁺層)を付加したSiサイリスタ(d)など、ユニポーラ形パワーデバイスが注目を集めている。

バイポーラトランジスタと異なり熱的不安定現象をもたず、二次降伏という安全動作上の問題もない。また、少数キャリアの蓄積効果がないためスイッチング性能は本質的に優れており、許容接合温度も高い。更に、MOS FET(Metal Oxide Semiconductor FET)は、入力インピーダンスが高く電圧制御方式であるため、駆動回路が簡易化されるという利点も持っている^{3),22)}。しかし、本質的にオン電圧が高く有効電流密度が小さいという難点から、大容量化の方向に対しては不適とされてきたが、やはりVLSI技術進歩の横展開により、微細電極パターンをもつマルチチャンネル形電力用MOS FETの開発が急速に進んでいる。現在のところ、5A級、1,000Vが最大定格とみられるが、図5^{3),22)}に示すような平面接合部(a)の高耐圧化、溝形構造(b)の採用、更には超高集積電極パターンの展開などにより、その高速性を保持しながら大電流・高耐圧化を図る方向が模索されている。耐電圧だけに限って言えば、1,600V級デバイスが開発されているという報告²³⁾もある。

4.2 SIT

MOS FETのゲート構造をP-N接合で構成すると、SIT(Static Induction Transistor: 静電誘導トランジスタ)に、更にドレーン部の外側にエミッタ層(P⁺層)を付加すると、SI(Static Induction)サイリスタになる^{3),24)}[図5(c), (d)]。

SITではMOS FETと同様、高耐圧化に伴うオン電圧の増大は避けられないが、ゲートがP-N接合で形成されていることを活用し、オン状態でゲート部に順バイアスを加えてベース

電流を流入することによって、オン電圧を改善することができる。一方、SIサイリスタでは、P⁺エミッタ層から注入されるキャリアによって高抵抗層(N⁻層)の導電率が変調され、高耐圧デバイスでもオン電圧を下げるができる。また、ゲート部に逆バイアスを印加することで、いわゆる自己消弧機能をもつターンオフサイリスタとしても適用が可能となる²⁵⁾。ユニポーラデバイスとしての本質的な高速性は維持されているので、前述のGTOサイリスタよりも更に高速の動作が期待できるスイッチング素子である。SIサイリスタはこれらの利点から着実に開発が続けられており、既に300A、2,500V級の素子が実用化されている²⁴⁾。更には、二つの光パルスでオン・オフ(光トリガ・光ターンオフ)が可能なSI光サイリスタの開発も報告されており^{26),27)}、多様な可能性をもつデバイスとして注目を集めている。

これらユニポーラデバイスは、「高速性」という本質的な特徴をもっており、これをできるだけ保持しながら、簡単な駆動回路で、いかに大電流・高耐圧化を図っていくかが今後の課題であるとともに、展開の大きな方向であるとも言えよう。

5 複合素子

先に述べたように、バイポーラデバイスには、低オン電圧、及び大電流・高耐圧化の容易さという利点があり、ユニポーラデバイスには、高速性及び熱的安定性という利点がある。したがって、これら両方の利点を結びつけて活用すれば、新しい機能・性能をもつ優れたデバイスの具現化が可能と考えられ、いわゆるBi-MOS(Bipolar-MOS)デバイスが公表されてきた。ここでは、バイポーラとユニポーラを組み合わせたデバイスという意味で、これらを「複合素子」と称することにする。その代表的なものは、米国GE社のIGT(Insulated Gate Transistor)であり²⁸⁾、米国RCA社のCOM FET、米国Motorola社のGEM FET、株式会社東芝のBI FETなども、同様な動作原理に基づくデバイスである^{29),23)}。

基本構造は図6に示すように、縦形MOS FETのドレーン部の外側にエミッタ層(P⁺層)を付け加えたものである^{3),23)}。先の図5(c)、(d)と比較してみると明らかであるが、このP⁺エミッタ層から注入されるキャリアによって導電率変調が起こり、高抵抗層(N⁻層)のオン電圧を下げるることができる、という動作原理を活用しており、高耐圧MOS FETの最大の難点であるオン電圧の増大を改良し、かつ電圧制御形というMOS FET本来の利点を保持したところに特徴がある。この素子は1982

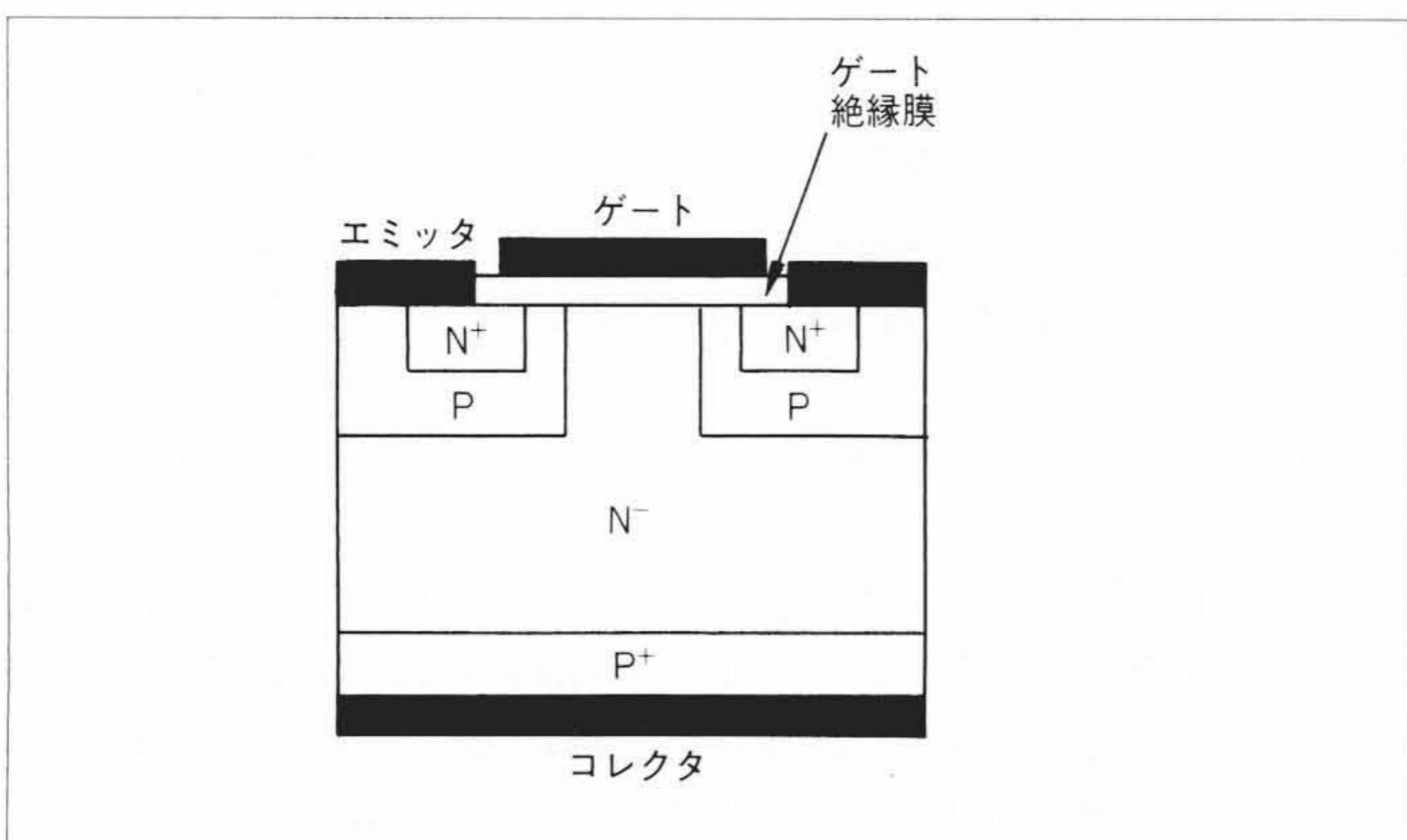


図6 IGTの基本構造^{23),3)} 米国GE(General Electric)社のIGT(Insulated Gate Transistor)を、Bi-MOSデバイスの代表例として示す。図5と比較すると、そのねらいが分かりやすい。

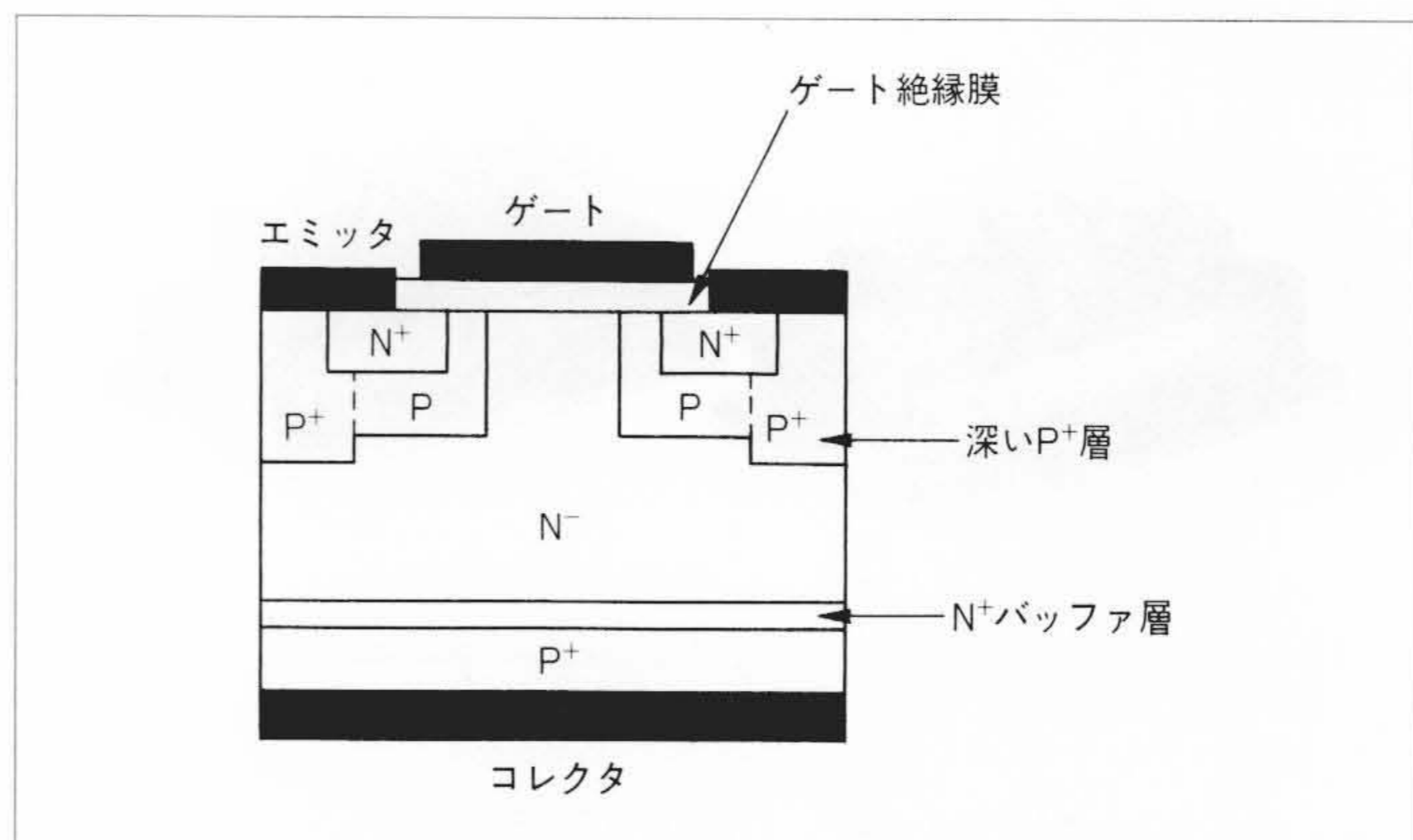


図7 IGTの改良構造(一例)^{29),23)} 性能のトレードオフ改善のため、種々の試みが行なわれてきている。

年に学会で発表され³⁰⁾注目を集めたが、(1)導電状態ではバイポーラモードになるため、スイッチング速度が犠牲になる、(2)PNPNサイリスタ接合が寄生しているため、ラッチングによるゲートターンオフ不能現象が起こる、(3)上記からみて、定格電流の上限に大きな制限がある、などの問題点があった²³⁾。これらについては、種々の改良試作が行なわれてきたが、図7にその構造の一例を示す²⁹⁾。改良の主な内容は、(a)高抵抗層(N⁻層)に再結合中心を導入(電子線照射など)して、少数キャリアのライフタイムを短くする、(b)Pベース層の一部を深くして、シート抵抗を下げる、(c)N⁺バッファ層を加えて、P⁺エミッタ層からの注入効率を下げるなど²³⁾で、スイッチング速度の向上、及びターンオフ性能の向上が図られている。この結果、25A、500V、ターンオフ時間0.2~10 μ sの実用的な素子が開発されており²⁸⁾、更に高耐圧化への検討も進められて、75A、1,200V素子の試作結果も報告されている³¹⁾。

これらの複合素子は、VLSI技術の進歩をそのまま採り入れて発展させることができるという、好適な環境下にある。また、いわゆる「ディスクリット」と呼ばれてきた製品に、更に新しい機能を付加するとともに、それぞれの利点を巧みに組み合わせ、全く新しい機能・性能をもつデバイスを生み出せる可能性をもっている³²⁾。パワーデバイスの新しい方向を開くものとして極めて注目すべき分野であり、今後の大きな進展が予想されている。

6 高圧IC

前述の複合素子を更に多機能化したもの、あるいはLSIの大容量化を図ったものとして、「高圧IC」と呼ばれる製品群が新しく登場を始めている。これらは、いわゆる電力用パワーデバイスの範ちゅうからやや外れるが、各種のシステム応用を考えた「パワーエレクトロニクス」の今後の展開に関し重要な位置を占めてくるデバイスとみられるので、その概要について触れておく。

図8は、「高圧IC」と呼ばれる製品群の展開範囲を示す。これを可能にしたキーテクノロジーは「誘電体分離方式」であり、その基本構造を、従来の「接合分離方式」と比較して図9に示す³³⁾。

「誘電体分離方式」の特徴は、

- (1) 高耐圧素子でのチップサイズの縮小
- (2) ラッチアップ現象の防止(ラッチアップフリー)
- (3) 基板の漏れ電流が高温動作時でも少
- (4) 各種の素子(接合形FET, MOS形素子, 拡散抵抗など)を

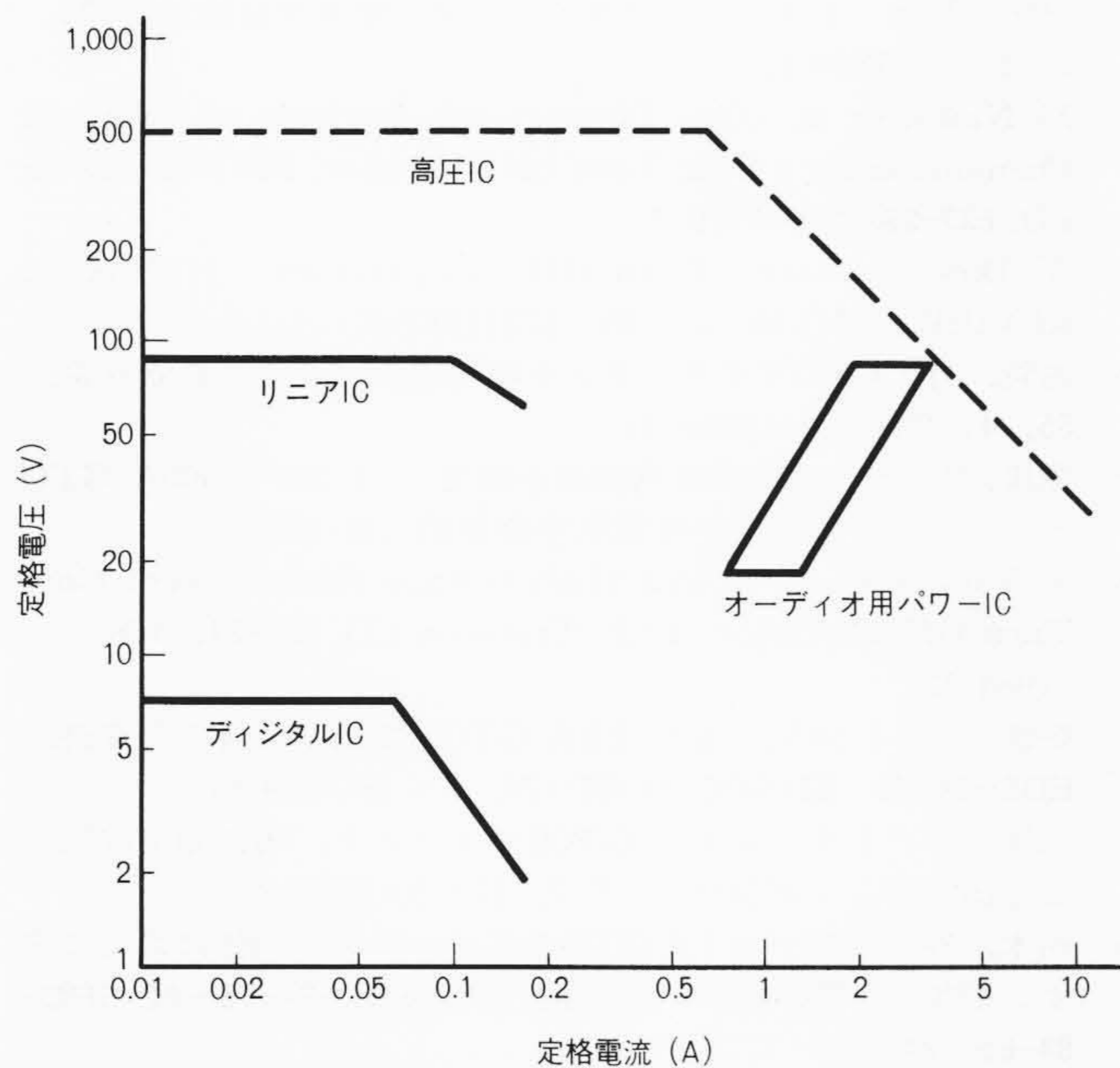


図8 「高圧IC」のデバイス領域 150V以上の高耐圧分野に展開中であり、300V級のデバイスは既に実用化されている。

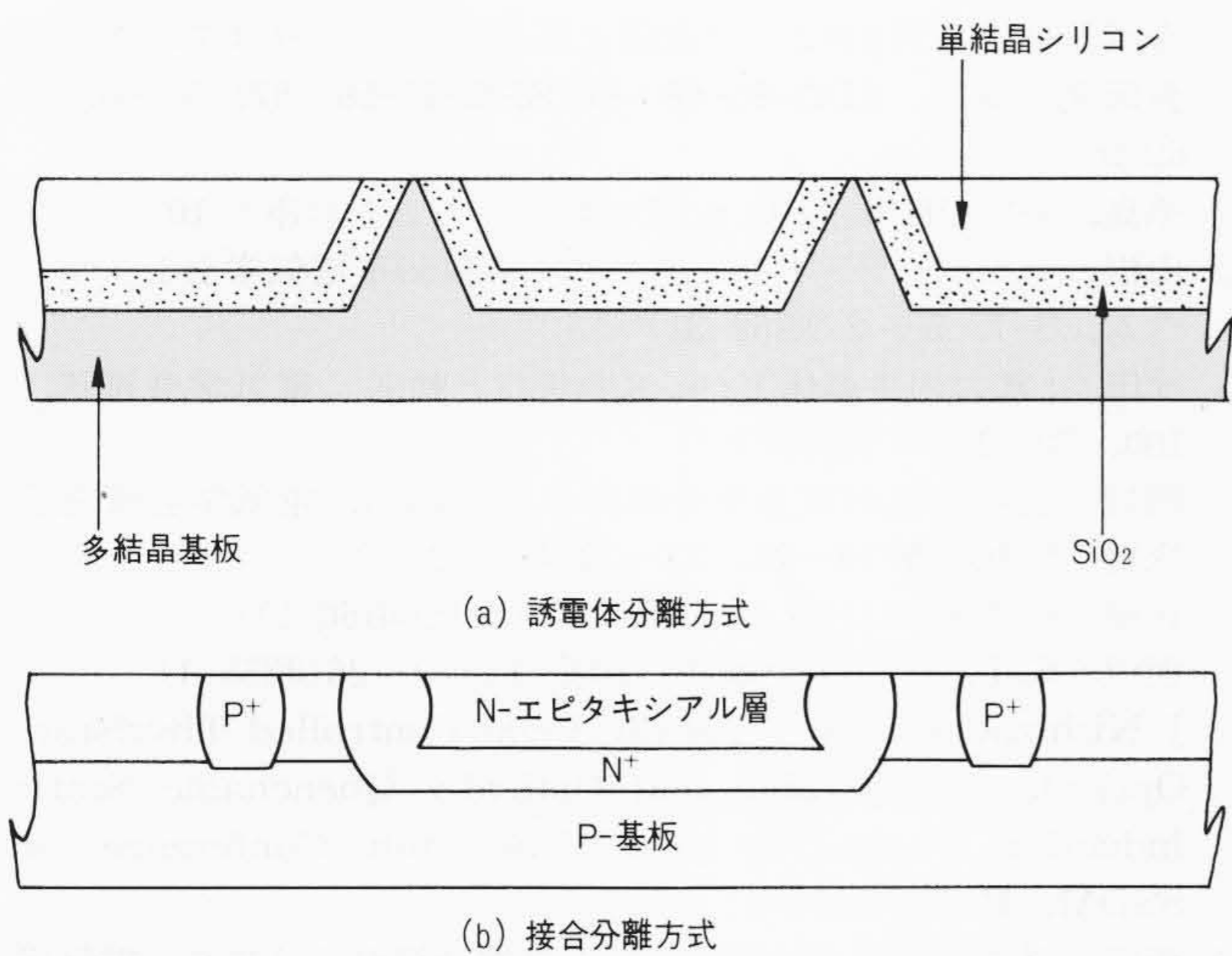


図9 分離方式の比較³³⁾ 多結晶層とSiO₂膜により、単結晶部を島状に形成したところに、「誘電体分離方式」の特徴がある。

同一チップ内に搭載可能

(5) コレクタ基板内の容量小(高周波化が可能)

などであるが、難点はプロセスの増加によるコストの増大である。

「高圧IC」では、メインのスイッチング素子を周辺の制御回路とともに一つのチップ内に集積することにより、パッケージ、配線及びインタフェース回路をまとめて、小形化、信頼性向上に寄与できる。既に電子交換機、各種プリンタなどへの適用が成されているが、今後はこれらOA (Office Automation)、通信分野の情報処理機能だけでなく、自動車、家庭電器・音響機器などの分野にも幅広く適用されていくものとみられ、国内外各メーカーの動きが、注目を集め始めている³⁴⁾。

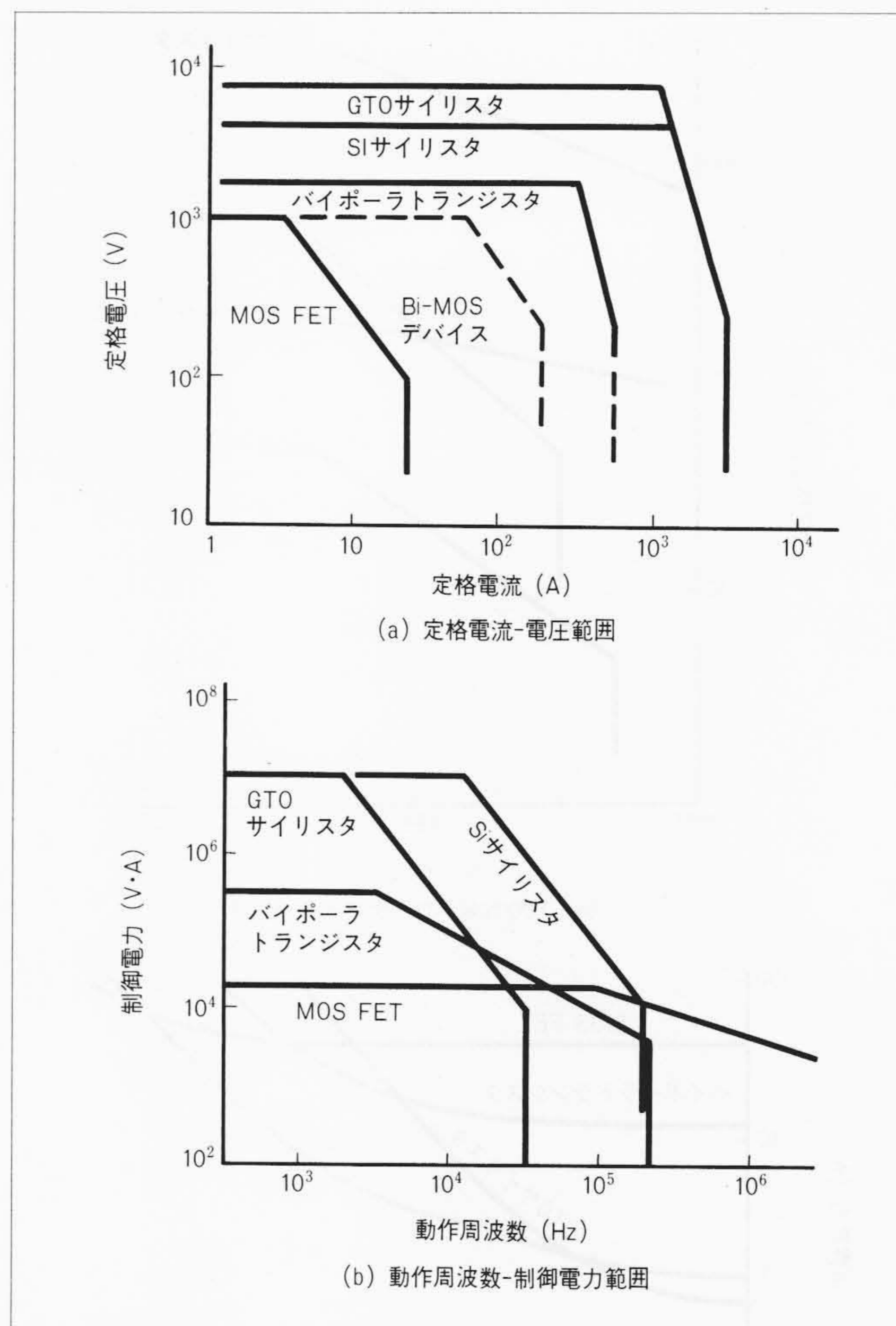


図10 各種パワーデバイスの適用領域^{(1)²⁴⁾} いずれのデバイスも不断の進展を続けており、この領域を更に拡大する方向へ展開しているため、一つで万能なデバイスはありません。

7 結 言

以上述べたように、従来、サイリスタとパワートランジスタが中心的役割を占めていた「パワーエレクトロニクス」は、VLSI技術、シリコン単結晶処理技術、接合パラメータ制御技術、パッシベーション技術、パッケージング技術など、基本的なキーテクノロジーの着実な進歩によって多彩な「スイッチングパワーデバイス」の展開を生み、それらがそれぞれに優れた特徴をもっているところから、その応用の範囲はますます広がっている。これらのデバイスが適用される領域をまとめて、図10²⁴⁾、図11³⁵⁾が報告されている。休みなく進展を続けているデバイスであるため、その良否を一義的に決めることは難しいことが、これらの例からみてもよく分かる。いずれにせよ、現状あるいは将来を含めて、それぞれのデバイスがその領域を更に拡大していくとみられるため、一つで万能なデバイスが出現することはあり得ない。したがって、それぞれのデバイスの特徴を把握し、その性能を十二分に活用して、いかに応用システム、応用装置の信頼性を含むパフォーマンスを最大にするかが、不断の課題として存在するものと考えられる。

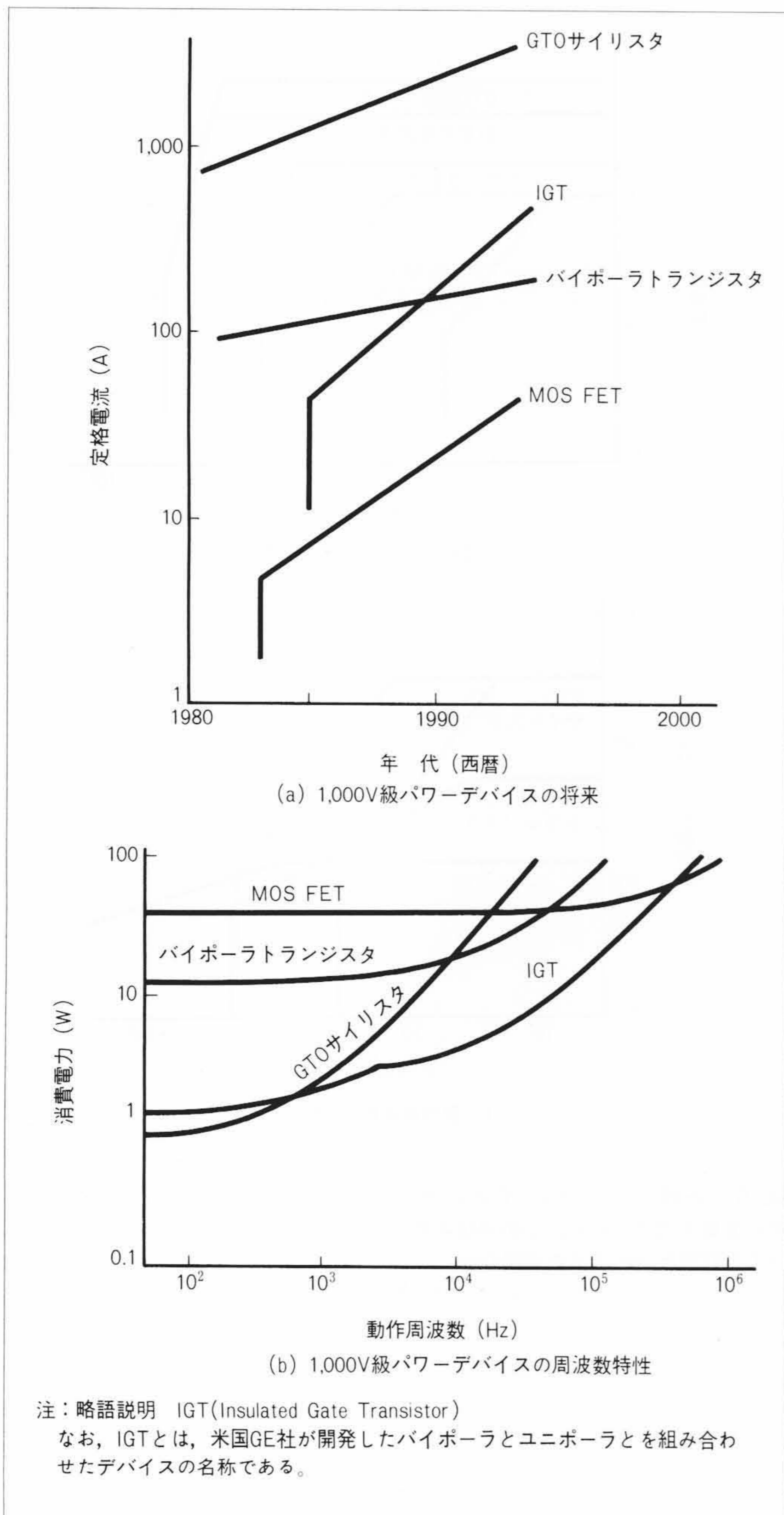


図11 各種パワーデバイスの適用領域(2)³⁵⁾ いずれのデバイスも不断の進展を続けており、この領域を更に拡大する方向へ展開しているの、一つで万能なデバイスはあり得ない。

参考文献

- 1) 和島, 外: 高耐圧大電流半導体素子とその応用, 日立評論, **57**, 5, 381~386(昭50-5)
- 2) 赤羽根, 外: 高電圧・大電流光サイリスタ, 昭和58年度電子通信学会総合全国大会, No.310, 2~47(昭58-4)
- 3) 正田, 外: パワーエレクトロニクス, 電気学会雑誌, **105**, 11, 46~50(昭60-11)
- 4) 清水, 外: 高耐圧サイリスタの過電圧自己保護構造, 昭和61年度電気学会全国大会(昭61-4)
- 5) 多田, 外: 高速サイリスタ, 電気学会雑誌, **103**, 1, 7~10(昭58-1)
- 6) 地福, 外: 電力変換装置における自己消弧形素子応用の技術動向, 電気学会技術報告, (II部) **162**号, 58~64(昭59-1)
- 7) T.Nagano, et al.: A High-Power, Low-Forward-Drop Gate Turn-Off Thyristor, IEEE-IAS, 1033(1978-9)
- 8) 長野, 外: 電荷制御モデルを用いて最適化したアノードエミッ

- タ短絡形ゲートターンオフサイリスタ, 電気学会雑誌, **106**, 1, 1~8(昭60-1)
- 9) M.Naito, et al.: One-Dimensional Analysis of Turn-off Phenomena for a Gate Turn-off Thyristor, IEEE-Trans on ED, **ED-26**, 226(1979-3)
- 10) Y.Ikeda: Gate Turn-Off Thyristors, HITACHI REVIEW, **31**, No.4, 169~172(1982-8)
- 11) 古賀, 外: GTOサイリスタとその周辺デバイス, 日立評論, **65**, 4, 239~244(昭58-4)
- 12) 原田, 外: チップ直接並列接続を適用した1,200V/600A GTOモジュール, 昭和61年度電気学会全国大会(昭61-4)
- 13) T.Yatsuo, et al.: Ultra High-voltage High-current Gate Turn-Off Thyristor, IEEE-Trans on ED, **ED-31**, 1681(1984-12)
- 14) 徳能, 外: 4.5kV, 3kA, 2kA GTO, 電気学会研究会資料, **EDD-84-73~82/SPC-84-65~74**, 9~18(昭59-9)
- 15) 八尾: ゲートターンオフ(GTO)サイリスタ, 昭和59年電気学会全国大学シンポジウム, S-7, 17~20(昭59-3)
- 16) 鈴木, 外: 増幅ゲート形GTOのスイッチング動作におよぼすオン期間の影響, 電気学会研究会資料, **EDD-84-73~82/SPC-84-65~74**, 29~37(昭59-9)
- 17) 鈴木, 外: 選択エピタキシャル成長法を用いたGTOサイリスタ, 電気学会研究会資料, **EDD-85-48~56/SPC-85-59~67**, 65~74(昭60-9)
- 18) 佐藤, 外: 大容量逆導通GTOの特性, 昭和60年度電気学会全国大会(昭60-4)
- 19) 寺沢, 外: 波形pエミッタ逆阻止高速GTOサイリスタ, 電気学会研究会資料, **EDD-85-48~56/SPC-85-59~67**, 57~63(昭60-9)
- 20) 原島, 外: OHM, 10, p.37~41, オーム社(昭60-10)
- 21) 山根: バイポーラ・トランジスタ, 昭和59年電気学会シンポジウム, S-7, 5~8(昭59-3)
- 22) 池田: 「電力用半導体デバイスの現状と動向」, 電気学会雑誌, **100**, 10, 1~4(昭55-10)
- 23) 岡村: 自己消弧形電力用半導体素子の動向, 電気学会研究会資料, **SPC-85-18~25**, 72~73(昭60-2)
- 24) 正田: OHM, 11, p.17~19, オーム社(昭60-11)
- 25) 西沢: SIT, 電気学会雑誌, **103**, 1, 22~26(昭58-1)
- 26) J.Nishizawa, et al.: Totally Light Controlled Thyristor-Optically Triggerable and Optically Quenchable Static Induction Photo-Thyristor, The 16th Conference on SSDM, B-6-5(1984-8)
- 27) 西沢, 外: 光トリガ・光クエンチ静電誘導サイリスタ, 電気学会研究会資料, **EDD-84-73~82/SPC-84-65~74**, 87~96(昭59-9)
- 28) M.F.Chang, et al.: 25A-500V Insulated Gate Transistors, IEEE. Tech. Digest on IEDM, No.-4-4(1983-12)
- 29) A.M.Goodman et al.: Improved COM FETs with Fast Switching Speed and High-Current Capability, IEEE. Tech. Digest on IEDM, No.-4-3(1983-12)
- 30) B.J.Baliga, et al.: The Insulated Gate Rectifier (IGR): A New Power Switching Device, IEEE. Tech. Digest on IEDM, No.-10-6(1982-12)
- 31) A.Nakagawa, et al.: High Voltage Bipolar Mode MOS FET with High Current Capability, Record of Conf. SSDM, 309(1984-8)
- 32) 大橋: MOS技術を用いた電力用複合半導体素子, 電気学会雑誌, **105**, 4, 43~46(昭60-4)
- 33) V.Rumennik: Power Devices are in the Chips, IEEE-SPECTRUM, 42(1985-7)
- 34) 日経エレクトロニクス, p.291~301, 日経マグローヒル社(昭60-11-18)
- 35) M.S.Adler, et al.: The Evaluation of Power Devices Technology, IEEE-Trans on ED, **ED-31**, 1570(1984-11)