

日立制御用計算機HIDICシリーズ

The Control Computer HIDIC Series

With its four members, 700, 500, 350 and 150, ranging from large to small in that order, the control computer HIDIC series can offer a most suitable system for any of the diversifying control computer applications. The basic philosophy which underlies the total range of HIDIC series and the recent trend of control computer applications are discussed in the article.

森田和夫* Kazuo Morita
 川崎 淳** Jun Kawasaki
 川本幸雄*** Yukio Kawamoto
 平井浩二* Kôji Hirai

1 緒 言

計算制御の適用は年々拡大の一途をたどっており、それに伴い制御用計算機の応用形態に変化をもたらしている。図1は制御内容の変化と、そこから抽出される機能ニーズについて示すものである。

まず、制御内容の変化については、

- (1) 従来はプロセスの監視、制御を主体としたプラントオリエンテッドなアプリケーション、換言すれば、マス・エネルギー制御が主たるものであった。
- (2) 現時点では(1)のほかに、生産管理、物流、系統の運用など、単にプラントオリエンテッドな制御以外に、制御の対象をさらに広くとらえてオンラインリアルタイムで処理する情報制御へと拡大し、制御内容の多様化、規模の大形化、地域的な広域化を招いていると言えよう。

制御内容の多様化は必然的にシステムの分化を生じ、当然複数計算機による業務レベルの分担を行なうシステム構成法がとられることになる。すなわち、

- 上位制御用計算機……中央の管理的な仕事—情報制御
- 下位制御用計算機……末端のサブシステムの制御—マス・エネルギー制御

となろう。

このような変化により、当然計算機システムないしは制御用計算機に新しい機能と性能とが要求されよう。図1に示すように、上位機種では、

- (1) 大量の情報を扱うため、プロセス制御では必要なかった大容量の情報制御機能→高速なファイルとのデータ転送
- (2) 上記に伴って、単位時間により大量の仕事をさばくための処理性の向上→負荷分割制御(ロードシェア構成)、メインメモリ容量の拡大
- (3) 上位あるいは下位計算機とオンラインで情報を伝送するための通信機能→データ通信
- (4) オンラインであるために下位計算機(プロセス制御)と同様に要求される信頼性の確保→高信頼度システム構成(デュアル、デュプレックス構成など)、RAS(Reliability, Availability, Sericeability)技術

また、下位計算機では、

- (1) オンラインリアルタイムであるために要求される応答性(計算機に要求があってから出力するまでの時間)の向上→OS(Operating System)処理時間の短縮

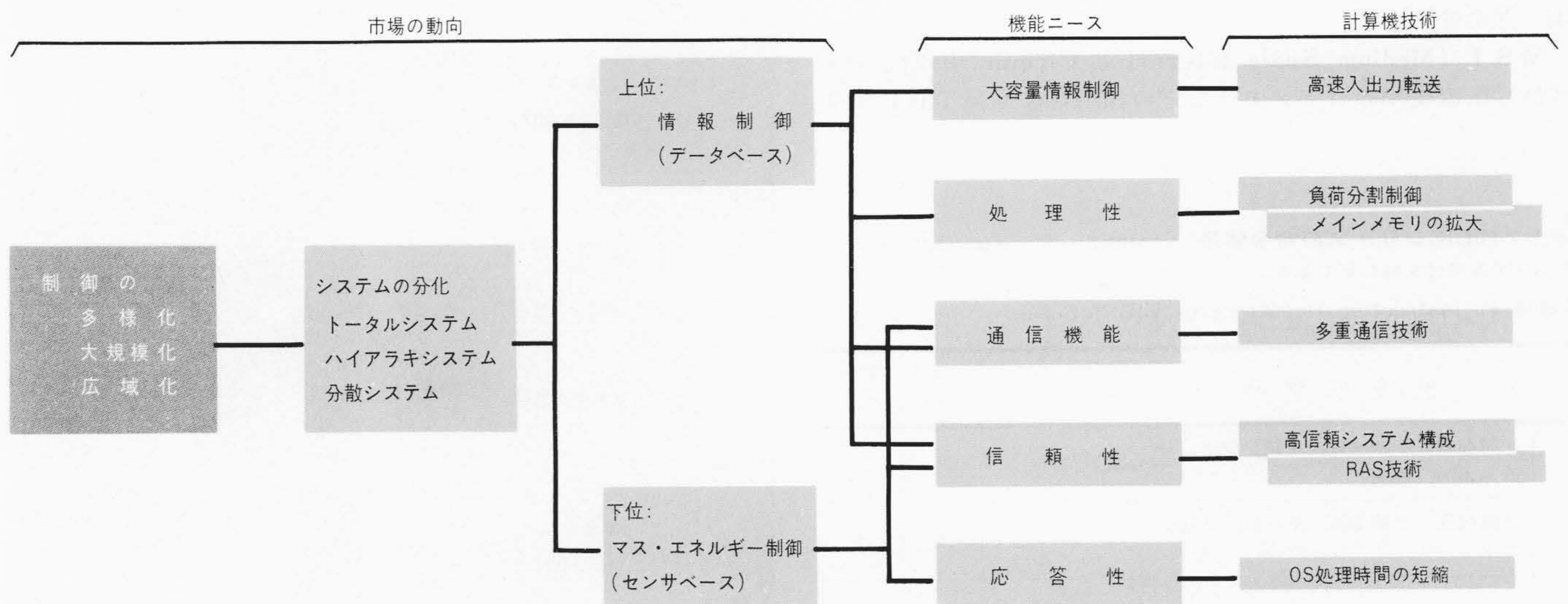


図1 計算制御市場の動向と対応技術 計算制御市場の拡大に伴い、計算制御システムの適用形態は上位の情報制御と下位のマス・エネルギー制御とに分化し、そこから新しいニーズが生まれてきている。

Fig. 1 The Computer Control Market and New Technology of Control Computer

*日立製作所大みか工場 **日立製作所中央研究所 ***日立製作所日立研究所 工学博士

(2) 上位計算機あるいは散在する端末機器との情報授受を行なう通信機能→多重通信

(3) プラントの運転と直結しているために必要とされる信頼性、すなわち長MTBF (Mean Time Between Failure: 平均故障間隔) と出力データの高信頼化などである。

以上の機能ニーズを満たし、経済的に提供しうるよう設計製作した制御用計算機がHIDICシリーズである。

2 日立制御用計算機の体系

HIDICシリーズでは、機能に見合った経済的なシステムを提供するという観点から、HIDIC 700, 同 500, 同 350, 同 150と大形から小形まで4機種をそろえている。以下、シリーズ化を図るうえでの基本的な考え方について述べる。

2.1 シリーズ内各機種間の統一思想

制御用ということから、本質的にオンラインリアルタイムの処理が前提となる。このため、プロセス入出力装置、オペレータコンソールなどの機器が必要となるとともに、実時間応答性の良いことが要求される。また、1日24時間休みなく連続稼(か)動させるため高信頼性であることが必要である。このような基本的要件とともに、以下に述べる考え方をシリーズ内共通の思想としている。

(1) 命令体系の統一

各機種の命令フォーマットを同一とし、種類は表1に示すように上位機種に向かって互換性を持たせた。これにより、プログラミング、相互のリンケージ、拡張さらには保守などにおける作業を統一的に取り扱うことができる。

(2) 入出力インタフェースの統一

各種入出力装置を機種間で相互に利用しうるように入出力インタフェースを同一にする。

(3) モジュール化

コアメモリ、チャンネル、その他各種オプション機構をモジュール化し、プリント基板をそう入するだけで容易に付加できるようにし、拡張性および増設性の向上を図る。

(4) 保全性の向上

MSI (Medium Scale Integrated Circuit: 中規模集積回路), 広温度幅のコアメモリなどの採用によりMTBFの向

表1 HIDICシリーズの命令体系 HIDICシリーズは、上位に向かって命令の互換性を持たせてある。

Table 1 Instruction Repertory of HIDIC Series

命令の種類	HIDIC 700	HIDIC 500	HIDIC 350	HIDIC 150
1 1語転送, 1語演算, 1語シフト, 分岐入出力, 停止	○	○	○	○
2 2語転送, 2語演算, 乗除算, 2語シフト	○	△	△	△
3 比較, インデックス転送	○	△	—	—
4 フローティング演算	△	△	—	—
5 構成制御	△	—	—	—

注: ○=標準 BAM (Basic Arithmetic Module)
△=オプション EAM (Extended Arithmetic Module)

上を図っているが、さらにメモリプロテクション、その他各種チェック機能、異常時のステータス表示などを充実させ、故障の早期発見と復旧時間の短縮を図る。

2.2 シリーズの体系化

2.1で述べた統一思想のともに、HIDIC 700, 同 500, 同 350, 同 150の4機種がどのように体系化されているか、以下に述べる。

小形機種HIDIC 150は経済性、応答性に重点を置き、コンパクトなマス・エネルギー制御あるいはハイアラキシステムの下位計算機分野に適したモデルとし、一方、大形のHIDIC 700は応答性よりも、処理性にウエートを置き、応用形態も情報制御あるいはハイアラキシステムの上位計算機などの分野に適合する機種とした。この2機種の間領域をカバーする機種としてHIDIC 350, 同500を位置付けし、これら4機種により小形から大形まで、適用規模、機能などの連続性を実現した。図2はおもな性能面からの比較、体系化の内容を示すものである。

3 二重系構成

制御用計算機システムは、最近の技術進歩により、投資額/システム機能が小さくなってきており、一方、利用方法は複雑化、大規模化してゆくため、特に大形システムで二重系を積極的に採用される気運にある。このため、HIDICシリー

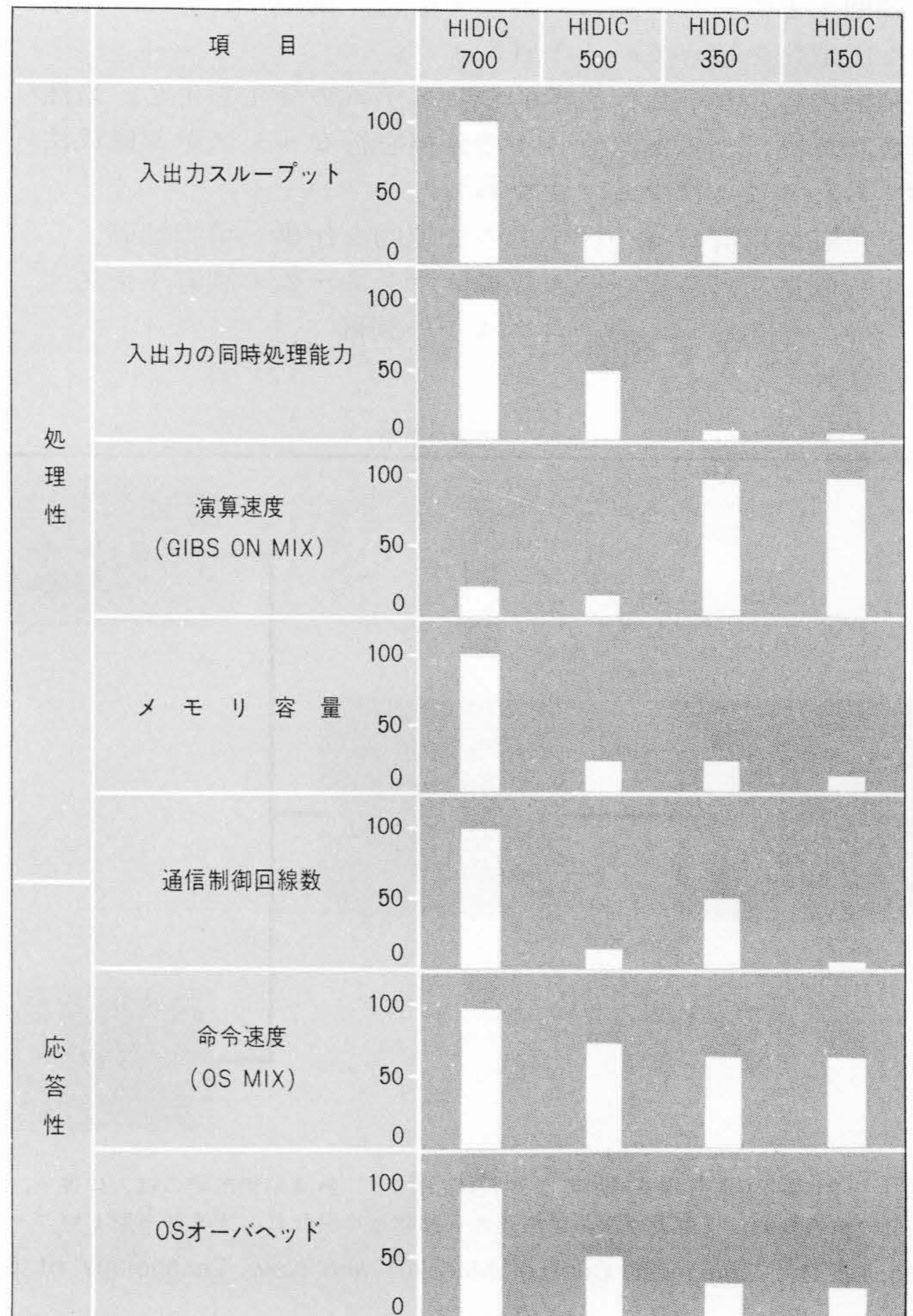


図2 HIDICシリーズの性能比較 大形のHIDIC 700は処理性、小形のHIDIC 150は応答性に重点を置いて機能を設定している。

Fig. 2 Facility of the HIDIC Series

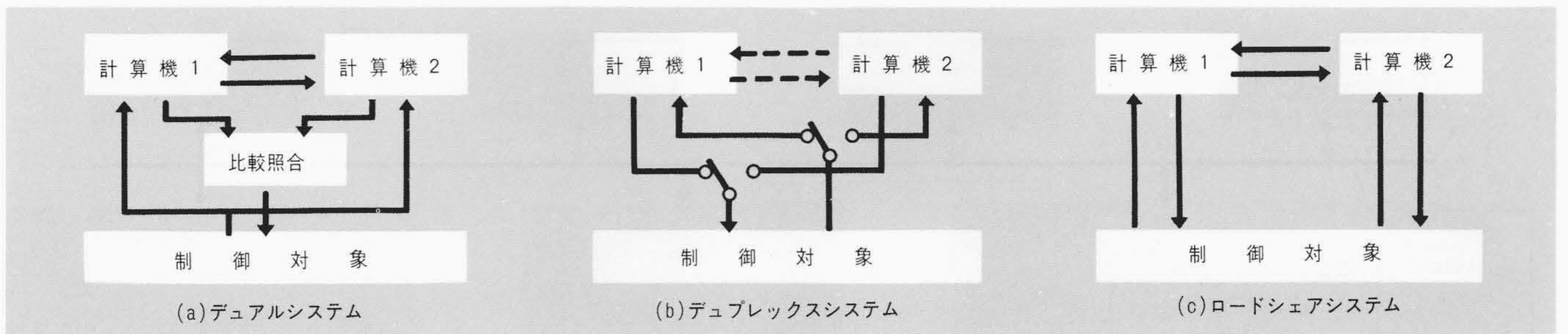


図3 二重系構成の基本形 二重系構成には、信頼性の向上を目的とするデュアル、デュプレックス、処理性の向上が目的のロードシェアシステムの3基本形がある。

Fig.3 Typical Configuration of Two Computer Systems

ズの中、大形機種では、これらニーズにこたえるべく、1.で触れたように、処理性からの負荷分割制御、信頼性からの二重系構成といわゆる二重系システムを合理的に構成できるよう配慮した。

二重系の各方式は、

- (a) システムの稼働率
- (b) システムの信頼度
- (c) システムの処理性
- (d) フェイルセーフ性
- (e) 処理の連続性

のウェイトの置き方で特長づけられる。図3は二重系構成の基本形を示すものである。

(1) 同図(a)は2台の計算機が同じオンラインの処理を実行し、その結果を照合して信号を出力する方式で、Full Dual Systemと呼ぶ。ここで、出力を照合するためには、相互の動きの同期を取りながら進める必要があり、処理性の低下を招く。アプリケーションによっては、出力を照合せず単に切換の時間のみを高速にする目的で、平行処理を行なわせる変形方式があり、これを非同期という意味で、Asynchronous Dual Systemと呼ぶ。

(2) 同図(b)は2台の計算機のうち、主系1台がオンライン処理を行ない、従系1台はオフライン処理あるいは主系の故障に備えて待機している方式である。いま、主系故障時、従系(待機系)に情報を移し、従系をビルドアップする必要がある。この方法に、磁気ドラムなどのバックアップメモリを経由する方式(Standard Duplex System)と、切換時間を短くするため、メインメモリを経由する方式(Extended Duplex System)の2方式がある。

(3) 同図(c)は2個の演算装置を持つマルチプロセッサ(Multi Processor)と同様に考えられ、オンラインの負荷が多くかかるときには分担しあい、負荷が少ないときにはデュプレックスシステムと同様な処理方式をとる。

以上のほか、(1)と(3)の組合せ方式(Partial Dual System)あるいは、(2)と(3)の組合せ方式(Loadshare Duplex System)などの発展形態がより効率的なシステムとなる。図4はこれらの関係をまとめて示したものである。HIDICシリーズでは、小形のHIDIC 150は一重系のみとし、HIDIC 350は信頼性に重点を置き、経済性との見合いからデュアルシステムにとどめ、順次大形になるに従いデュプレックス、ロードシェアなどのシステムをもサポートするようにした。

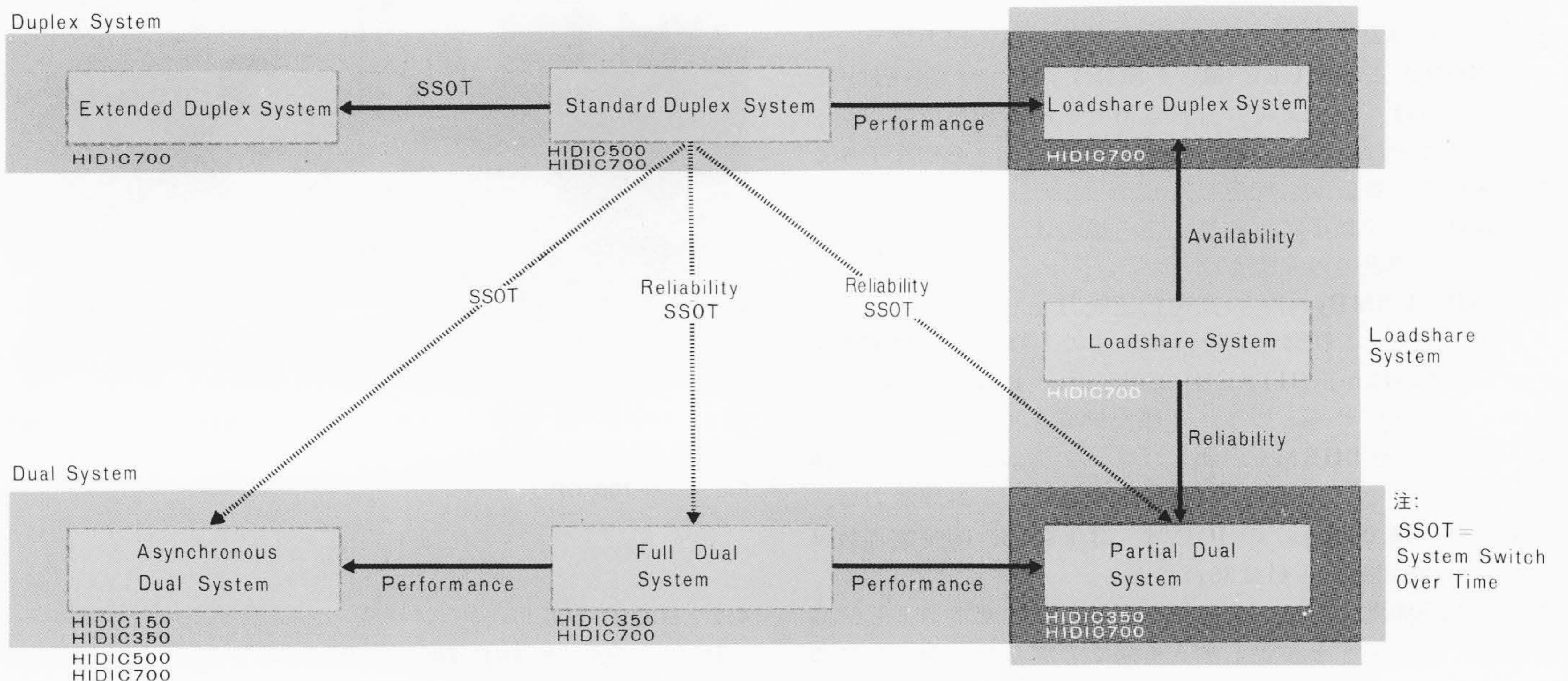
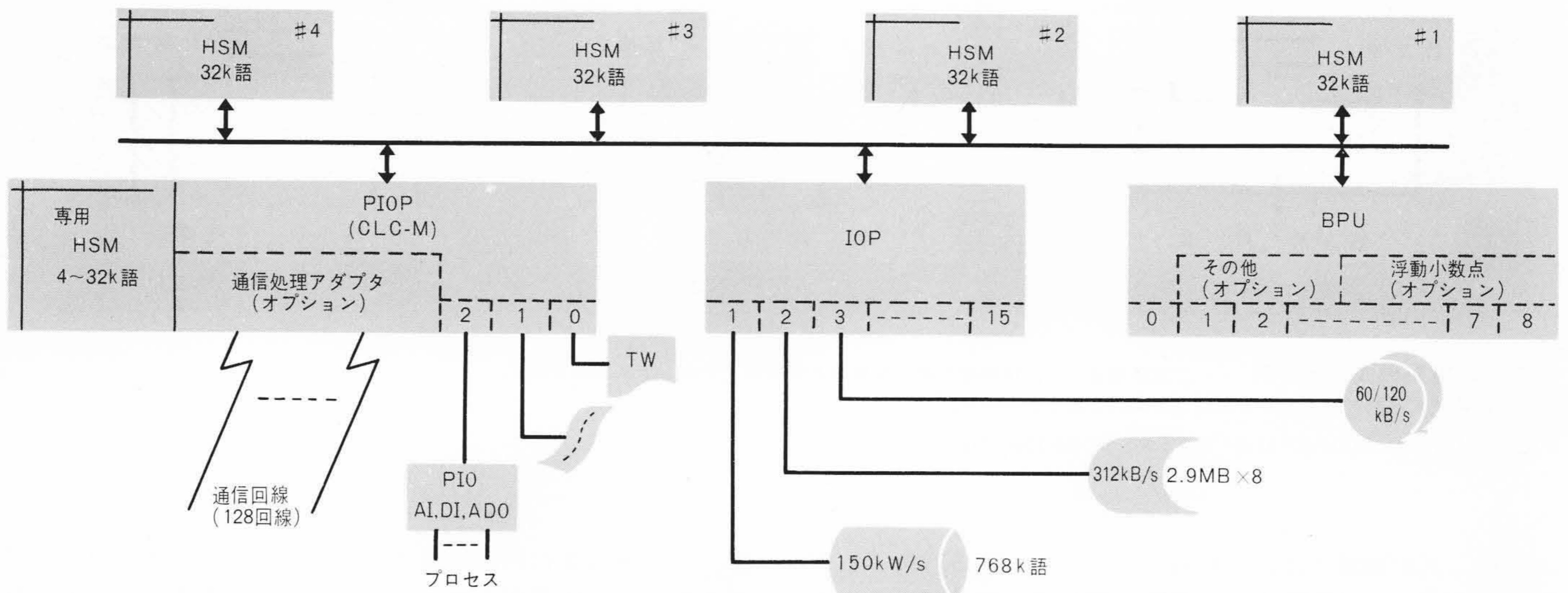


図4 二重系システムの相互関係 HIDICシリーズでは、経済性を加味しHIDIC 350ではデュアルを、順次大形になるに従いデュプレックス、ロードシェアをもサポートするようにした。

Fig.4 Co-relation of Two Computer Systems



注: HSM =High Speed Memory
 PIOP =Programable Input Output Processor
 CLC-M =Communication Linkage Controller-multichannel
 IOP =Input Output Processor
 BPU =Basic Processing Unit
 PIO =Process Input Output
 AI =Analog Input
 DI =Digital Input
 ADO =Analog & Digital Output

図5 HIDIC 700 システム構成 HIDIC 700 はマルチ プロセッサ タイプのハードウェア構成とし、メモリのバンク分けをしているため、相互干渉なしに各プロセッサが動作しうる。

Fig. 5 Configuration of H-700 System

4 HIDIC 各機種の特長と構成

各機種の特長とハードウェア構成について概要を述べる。

4.1 HIDIC 700

HIDIC 700は、

- (1) ディスク、DMS (Data Management System) による大容量オンラインファイル処理
- (2) 多重通信制御装置による広域システムの実現
- (3) 二重系計算機と二重系OSによるデュアル、デュプレックス、ロードシェア各システムの実現

などがおもな着眼点であり、図5はその構成を示すものである。構成上のおもな特長は次のとおりである。

- (1) 高速入出力プロセッサ(IOP)、多重処理入出力プロセッサ(PIOPあるいはCLC-M)を演算プロセッサ(BPU)とは独立に設け、かつメモリ(HSM)を32k語単位にバンク分けすることにより、入出力処理と演算処理とを相互干渉なしに遂行できるように配慮した。
- (2) BPUは浮動小数点演算、その他のオプション機能により、演算処理能力の充実を図った。
- (3) IOPは1.5MByte/sの高速転送能力をもち、さらに、マイクロプログラム制御方式を採用することによりHIDICインタフェースのほか、HITACHI Computer 8000 Seriesインタフェースをサポートでき、多様な構成を可能にした。
- (4) PIOPは専用HSMを内蔵したプログラム制御方式の入出力プロセッサで、汎用性、拡張性に留意した。処理能力は、通信処理 48,000bits/s、IO処理 3k語/s、同時処理数は通信回線126回線、IOは33台である。
- (5) 二重系構成は前述の7種類を標準としてサポートし、高信頼度、高処理性を必要とする多様なアプリケーションにこたえうる。

HIDIC 700最小構成: HSM(32k語) × 1 + BPU × 1

HIDIC 700最大構成: HSM × 4 + BPU × 2 + (IOP or PIOP) × 4

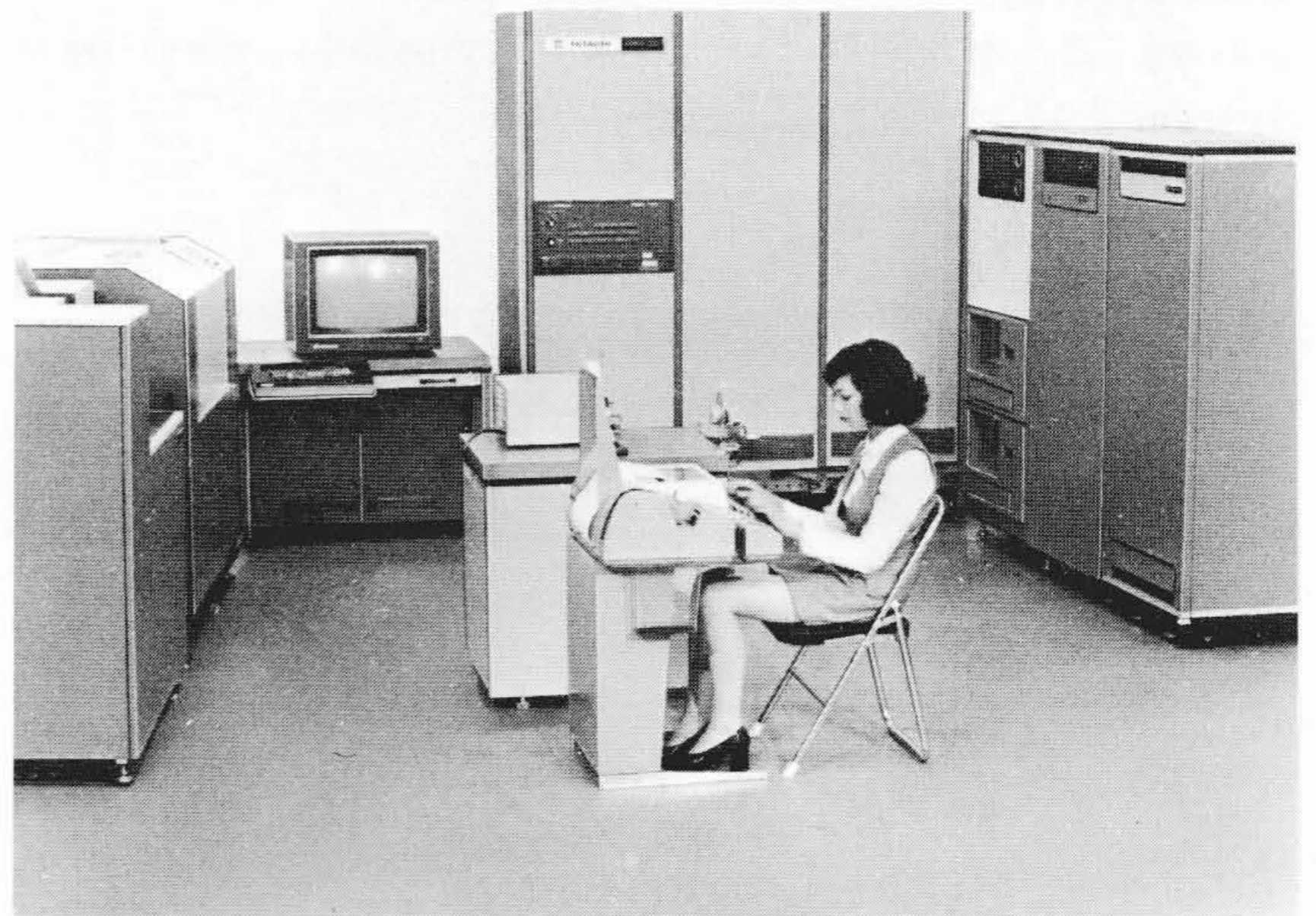


図6 HIDIC 700 CPU 写真は、BPU × 1 + HSM × 2 + IOP × 1 構成のHIDIC 700 CPUである。

Fig. 6 H-700 CPU

4.2 HIDIC 500

HIDIC 500はHIDIC 700のBPUとHSMを一体化した集中制御形式とし、

- (1) 経済的な中規模情報処理システム
- (2) 二重系OSによるStandard Duplexシステムなどをねらいとしている。HIDIC 500の構成は図7に示すよ

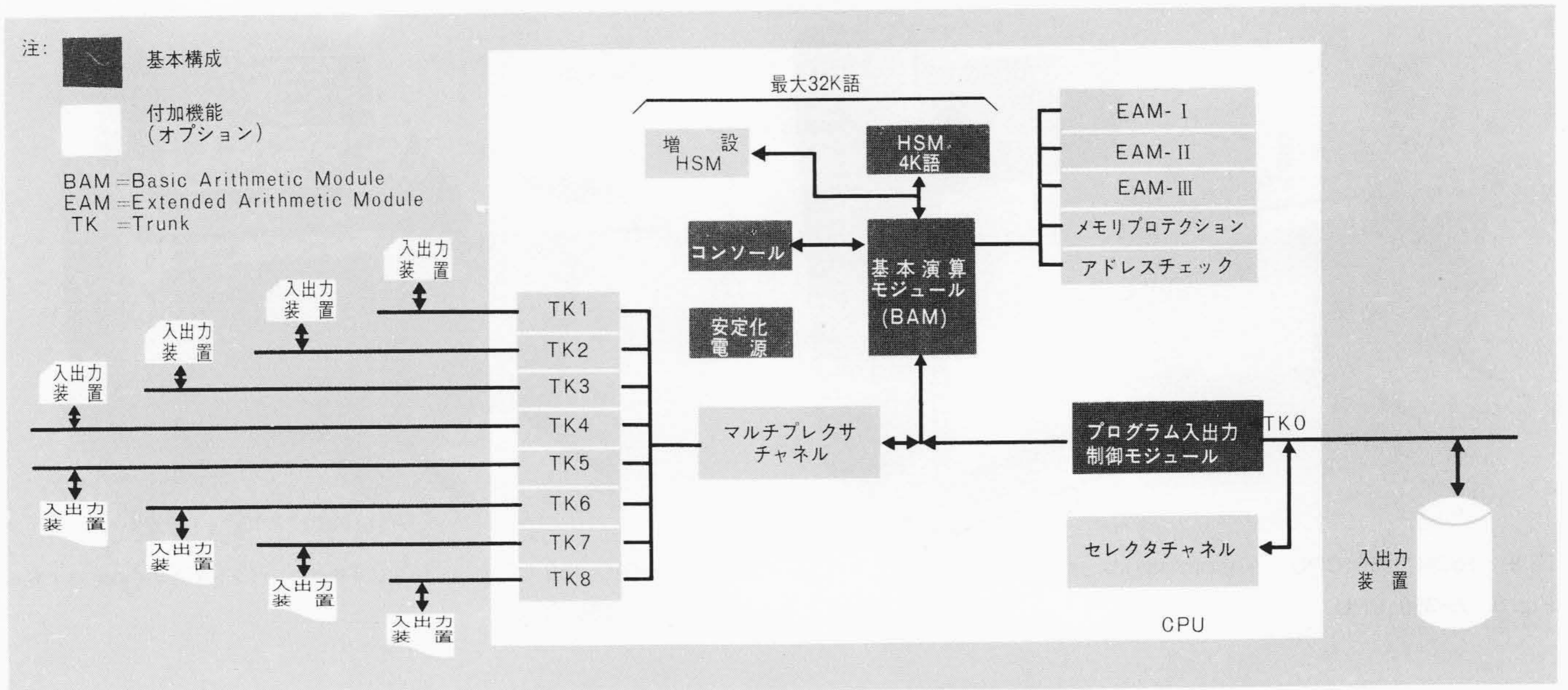


図7 HIDIC 500の構成 HIDIC 500はHIDIC 700のBPUとHSMを一体化した集中形式とし、各種オプション機能により幅広い分野に最適なシステムを提供できる。

Fig. 7 Configuration of H-500 System

うに、

- (1) 乗除算(EAM-I), 浮動小数点演算(EAM-III)などのオプション機能により、HIDIC 700 BPUと同等まで演算処理能力を高めることができる。
- (2) 中高速入出力装置の多重処理を実現するため、マルチプレクサチャンネルをオプションとして装備できる。
- (3) BPUとHSMを一体化することにより、実効HSMサイクルタイムをHIDIC 700より20%向上させ、応答時間の短縮を図った。
- (4) 各オプション機能を細分化し、個々に対応してモジュール化することにより、基本構成から最大構成まで幅広いアプリケーションに対し最適なシステムを提供できる。などの特長を備えている。

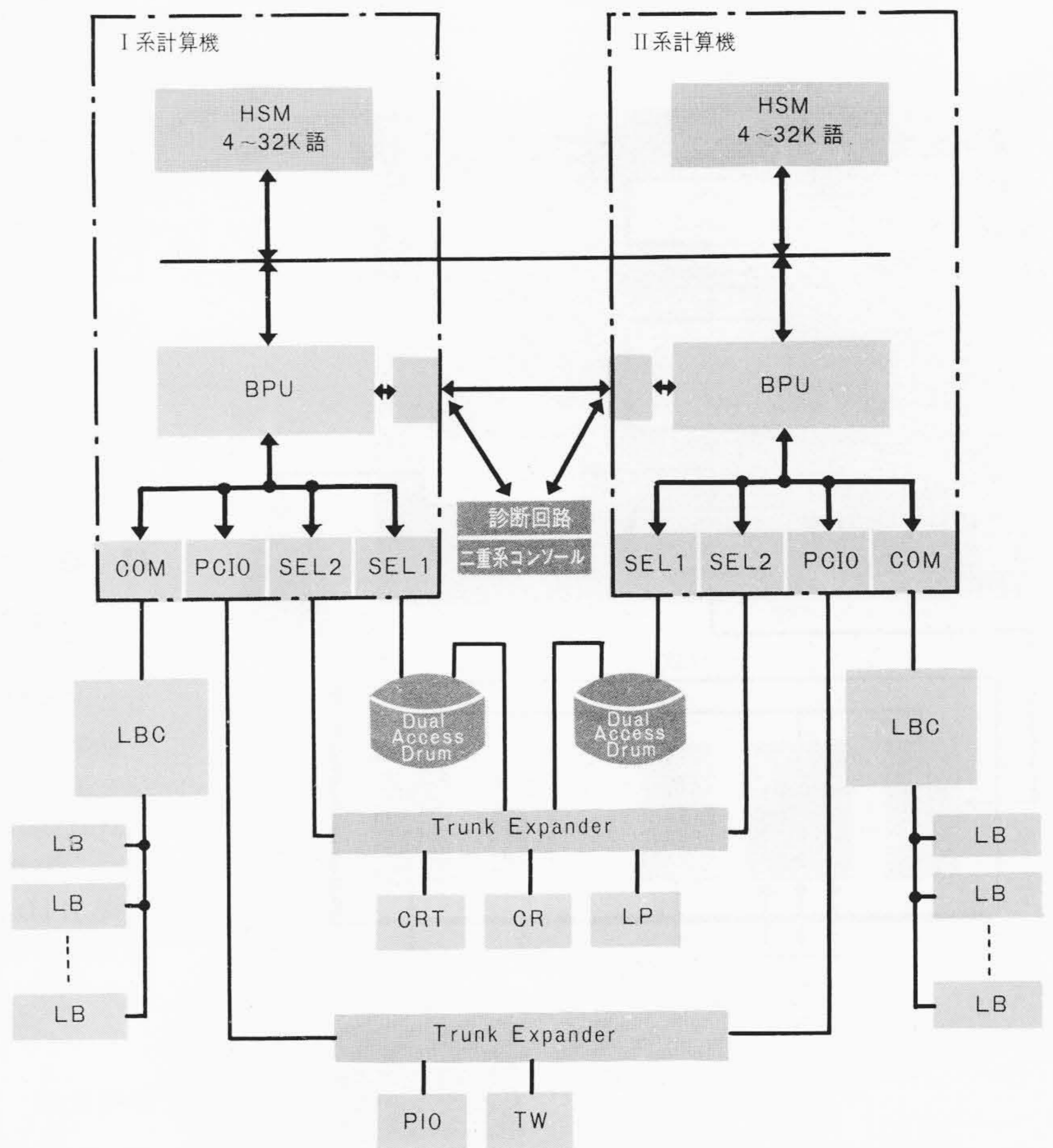
4.3 HIDIC 350

HIDIC 350は一重系および二重系の二つの構成形態を持ち、

- (1) 高度なマス・エネルギー制御システム
- (2) アベイラビリティ(Availability)および出力データの信頼性を高めたデュアルシステム
- (3) 多重通信制御機能による端末制御、データ交換システム

の実現を目指した。図8はHIDIC 350二重系構成の例であるが、おもな特長は、

- (1) BPUレジスタに汎用レジスタ方式を採用することにより、インデックスレジスタなどをIC化し、OSに多く使われるインデックス修飾命令の実行時間を短縮し、応答性の改善を図った。
- (2) 二重系構成では、相互にHSMの参照、書き換えが可能なメモリシェア方式を採用し、



注: COM =Communication Channel SEL2=Selector Channel 2
 PCIO =Program Control I/O LBC =Line Buffer Control
 SEL1=Selector Channel 1 LB =Line Buffer

図8 HIDIC 350デュアル構成例 HIDIC 350のデュアル構成では、メモリシェア方式を採用しているため、片系故障復旧時の二重系への移行は、オンライン処理に影響を与えない。

Fig. 8 Dual Configuration of H-350 System

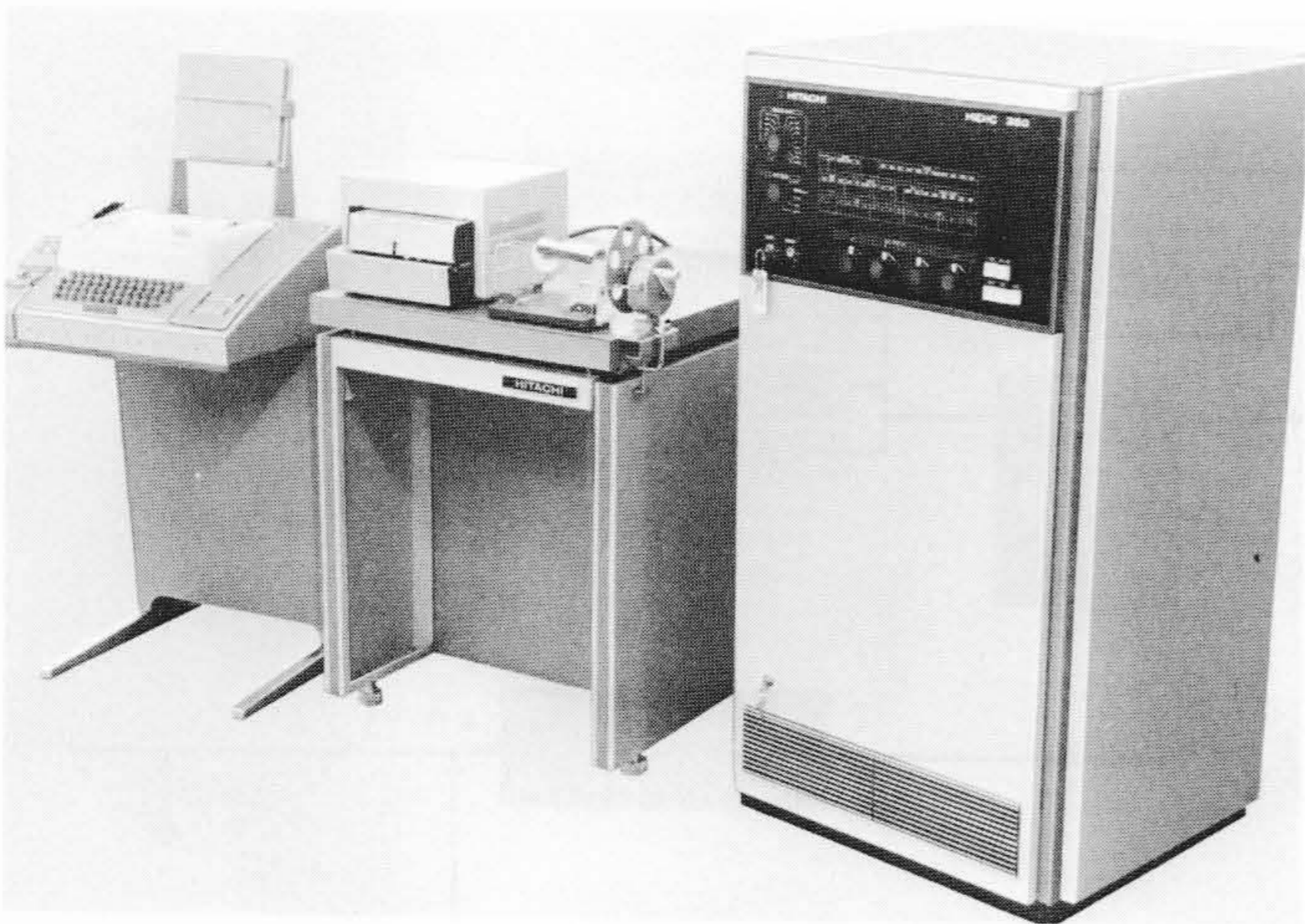


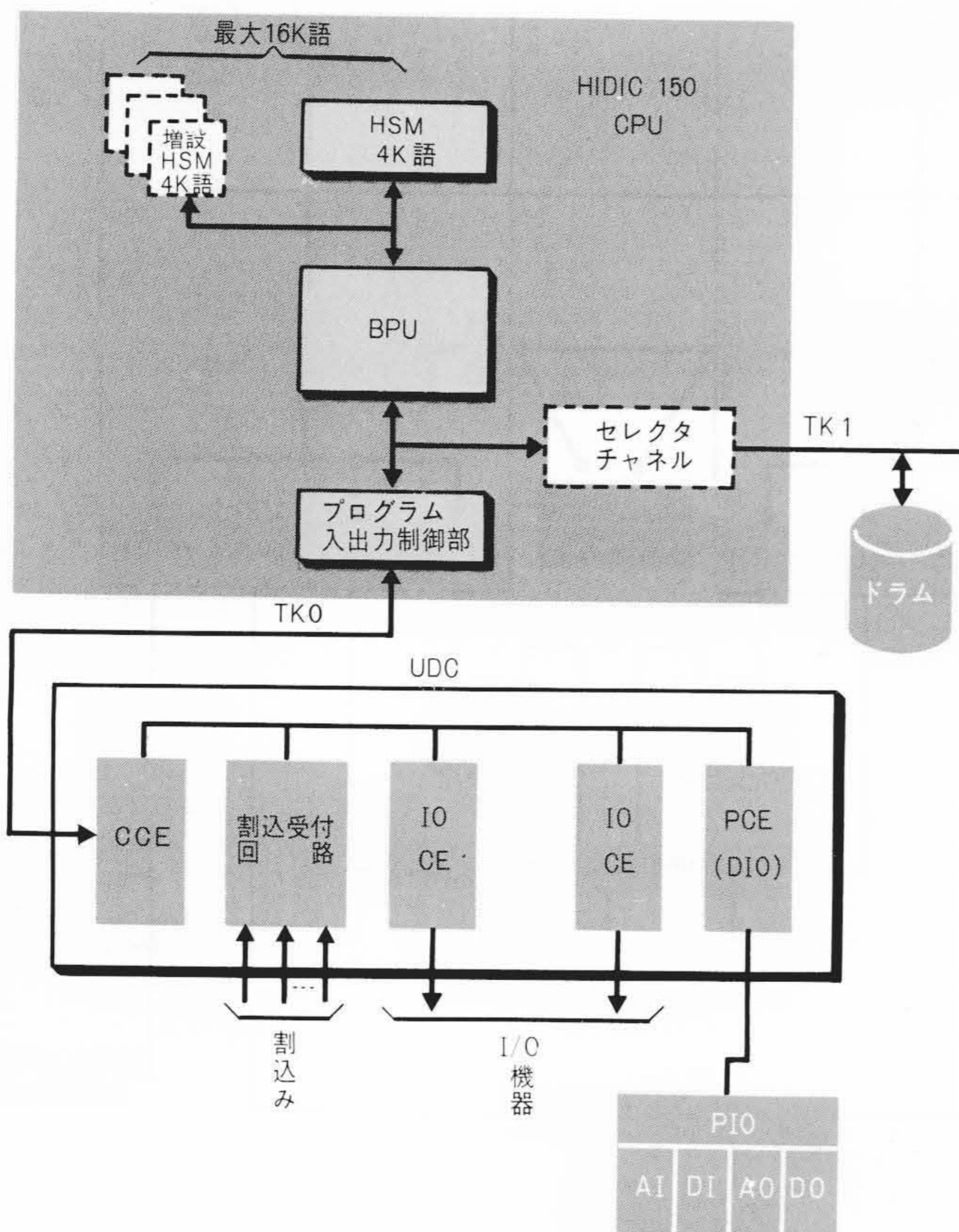
図9 HIDIC 350 CPU HIDIC 350 CPUの基本構成である。
Fig. 9 H-350 CPU



図11 HIDIC 150 CPU HIDIC 150はコンパクトネスがその主眼である。
Fig. 11 H-150 CPU

片系故障修復後、デュアルに移行する場合のオンライン処理への干渉をなくしている。

(3) 汎用性を持たせると同時に高い多重処理性を持った通信制御システムを実現するため、CPUに通信制御専用の割込



注:
 [Solid Box] 基本構成
 [Dashed Box] 付加機能
 UDC = Universal Device Control
 CE = Control Electronics
 CCE = Common CE
 IOCE = Input Output CE
 PCE = Process CE
 DIO = Digital Input Output

図10 HIDIC 150の構成 HIDIC 150はコンパクトなシステムを提供することを前提に、機能、規模を必要十分な範囲としている。

Fig. 10 Configuration of H-150 System

みレベルを設け、構文処理、誤り制御などキャラクタ構成以降をプログラムで処理する方式とした。

などである。

4.4 HIDIC 150

HIDIC 150は、コンパクトシステムの提供を図ったもので、そのおもな開発思想は、

- (1) コンパクトなシステムを前提に、機能、規模を必要十分な範囲とし、部品点数の縮減を図り、経済性、信頼性の向上を図った。
- (2) CPUはHIDIC 350をベースに高速性、使いやすさを残しつつ小形化を図った。
- (3) 入出力装置の接続には、汎用ユニット(UDC)によるバス方式を採用し、効率的なシステムを構成できるようにした。

図10はHIDIC 150の構成を、図11はHIDIC 150の外観を示すものである。

5 結 言

制御用計算機 HIDIC シリーズは、経済性、信頼性、処理性、応答性に主眼を置き、広く制御分野の適用にこたえることを目的として開発したものであり、数多くのユーザーの経験を反映させていただいた。本誌上を借りここに深謝の意を表わす次第である。

計算制御システムは今後ますます発展し、新しいシステム、新しい思想が生まれ出てくるものと考えられる。したがって今後 HIDIC シリーズをますます充実させるとともに、より進んだシステムの実現を図るべく努力を重ねていく所存である。

参考文献

- (1) 森田：「制御用電子計算機のハードウェア」、火力発電 18, 943 ('67-10)
- (2) 森田, 曾我ほか：「小形制御用計算機 HIDIC 100シリーズ」、日立評論 51, 714 (昭44-8)
- (3) 上滝：「総合一制御系と制御用計算」、計測と制御 11, 1014 ('72-12)
- (4) 平井, 桜川：「制御用計算機 HIDIC 500システム」、日立評論, 54, 591 (昭47-7)