

# マイクロ波増幅器の基礎

## Fundamentals of Microwave Amplifiers

本城和彦

電気通信大学

Kazuhiko Honjo

University of Electro-Communications

1-5-1, Chofugaoka, Chofu, Tokyo, 182-8585, Japan

TEL: +81-424-43-5237, FAX: +81-424-43-5230, E-mail: honjo@ice.uec.ac.jp

The basic principles for microwave amplifiers are described. For the microwave power amplifier design, the linear circuit theory can be used for estimating the power gain and the oscillation stability analysis. However, the nonlinear circuit analysis including the microwave active devices are necessary for designing the power level and the power efficiency. This paper describes transistor modeling techniques and their microwave amplifier applications.

### 1. はじめに

マイクロ波増幅器には、最小の直流入力電力および最小のマイクロ波入力電力で、最大のマイクロ波信号出力が得られることが要求される。このためには大きな電力利得が得られること、直流エネルギーを効率良くマイクロ波に変換できることなどが必要である。

小信号（線形）パラメータは増幅器の安定性を判別したり、電力利得を見積もったりする場合に重要な役割を果たす。その一方で、高出力・高効率を実現するためには共役インピーダンス整合などの線形回路理論から得られる知見だけでは不十分であり、大信号（非線形）設計理論が必要である。そこで本稿では、マイクロ波帯トランジスタ増幅器の設計に当たり必要となるトランジスタの回路モデル化を小信号（線形）ならびに大信号（非線形）の視点で説明し、回路応用手法について述べる。

### 2. トランジスタ線形モデルとその性質

マイクロ波増幅器の動作を理解し、回路を設計するためには、使用するトランジスタの構造と動作原理を理解して、トランジスタの等価回路モデルを構築することが必要である。マイクロ波帯で使用できる能動素子には、GaAsFET、AlGaIn/GaN HEMT、InGaP/GaAs HBTなどで代表

される化合物デバイスや、マイクロ波 SiMOS トランジスタ、SiGeHBT などのシリコンデバイスがある。本稿ではマイクロ波トランジスタとして代表的な高出力 GaAsFET を例に取り、回路モデル化の流れと、その応用について述べる。

高出力 GaAsFET は、[図.1](#) に示す断面構造と [図.2](#) に示す平面構造を有している。GaAsFET は n 型 GaAs 上に形成されたソース電極 (S) とドレイン電極 (D) との間にゲート電極 (G) を設けることにより構成されている。これらの電極のうちソース電極とドレイン電極は n 型 GaAs に対してオーム性接合を形成する金属から構成され、ゲート電極は n 型 GaAs とショットキー接合を形成する金属から構成される。この構造により、ドレイン・ソース間を流れる電流をゲート電極直下に生ずる空乏層により電流通路を狭窄し変調できる。空乏層の厚みはゲート・ソース間電圧を逆バイアスすることで増大できる。電極間隔が微細化されたマイクロ波トランジスタでは一般に耐電圧は低く (GaAs で 20 V 以内、GaN で 100 V 程度)、高出力を得ようとする場合には電流を増大させる必要がある。このためには [図.2](#) に示すように微小トランジスタを並列させることが必要である。この構造をマルチフィンガー構造という。このような GaAsFET の電流・電圧特性は [図.3](#) に示すようになる。この特性はゲート長が 1.2  $\mu\text{m}$

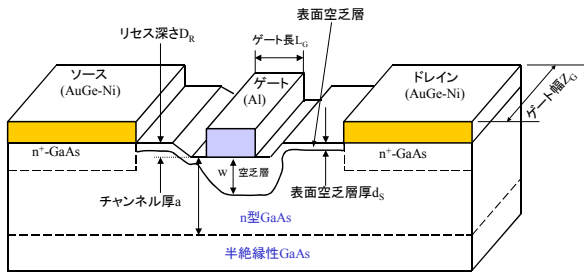


図.1 GaAsFET の断面構造

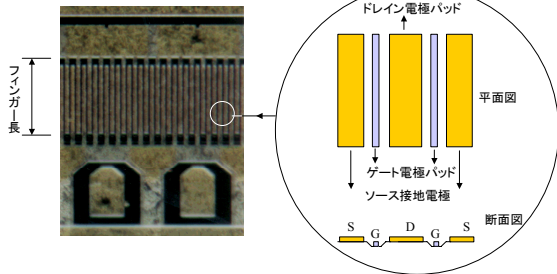


図.2 GaAsFET の平面構造

で  $n=2.3 \times 10^{17} \text{cm}^{-3}$ , ゲート幅が  $100 \mu\text{m}$  の実験値である。相互コンダクタンス  $g_m=16.3 \text{ mS}$ , 飽和ドレイン電流  $I_{DSS}=24 \text{ mA}$ , しきい値電圧  $V_T=-2 \text{ V}$  である。これらの値は電子飽和速度モデルによる近似解析からも見積もることができる<sup>(1)</sup>。このようなGaAsFETを10個並列させたときには(ゲート幅  $1000 \mu\text{m}$  に相当)、相互コンダクタンス  $g_m=163 \text{ mS}$ , 飽和ドレイン電流  $I_{DSS}=240 \text{ mA}$ , しきい値電圧  $V_T=-2 \text{ V}$  のトランジスタとなる。

トランジスタを増幅素子として用いる場合には、チョークコイルなどを用いてマイクロ波帯での素子インピーダンスを乱さないようにバイアス回路を構成し、ドレイン電極ならびにゲート電極に直流バイアス電圧を印加する。例えば図.3の場合、 $V_{DS}=3 \text{ V}$ ,  $V_{GS}=-1.0 \text{ V}$  のように直流バイアス設定をすると、 $9 \text{ mA}$  のドレイン電流  $I_{DS}$  が流れる。このようなバイアス状態で、ゲート端子に印加されている直流電圧・電流より十分に微小な振幅を有するマイクロ波信号を入力した場合の等価回路は、小信号等価回路として図.4に示すように表すことができる。小信号等価回路は線形回路として表現でき、

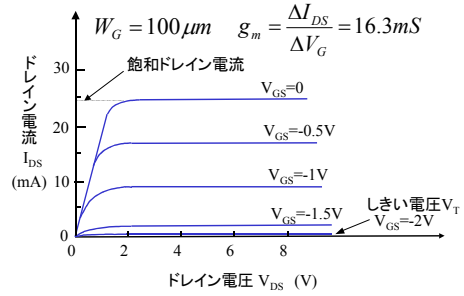


図.3 GaAsFET の電流電圧特性

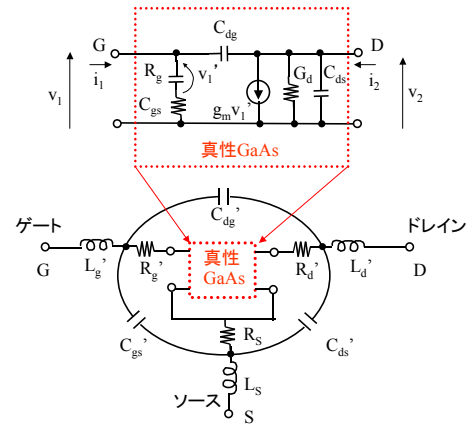


図.4 GaAsFET の小信号等価回路

トランジスタ真性部とその他の寄生部分に分けて現すことができる。トランジスタの真性部の  $y$  パラメータは等価回路より (1) 式のように求めることができる<sup>(1)</sup>。ただし  $1 \gg (\omega C_{gs} R_g)^2$  の近似を用いている。

$$\begin{aligned}
 y_{11} &= \omega^2 C_{gs}^2 R_g + j\omega(C_{gs} + C_{dg}) \\
 y_{12} &= -j\omega C_{dg} \\
 y_{21} &= g_m - j\omega(C_{dg} + C_{gs} R_g g_m) \\
 y_{22} &= G_d + j\omega(C_{dg} + C_{ds})
 \end{aligned} \tag{1}$$

ゲート幅  $100 \mu\text{m}$ , ゲート長  $0.4 \mu\text{m}$  のGaAsFETの場合、 $g_m=15 \text{ mS}$ ,  $C_{gs}=0.043 \text{ pF}$ ,  $C_{dg}=0.005 \text{ pF}$ ,  $G_d=0.5 \text{ mS}$ ,  $R_g=16 \Omega$  程度である。この場合  $(\omega C_{gs} R_g)^2 = 0.1$  となる周波数を求めると  $73 \text{ GHz}$  となり (1) 式の適用周波数範囲の目安とすることができる。

このようなトランジスタを用いて増幅器を構成した場合に得られる小信号電力利得は種々の回路応用に際して設計の目安となるが、回路構成の前提条件により種々の電力利得が定義できる。まず図.5(a)に示すように信号源

アドミタンス  $Y_S$  を有する信号源電流  $i_s$  から負荷に供給できる最大の電力、すなわち有能電力  $P_{AV1}$  を入力電力とし、トランジスタの出力側のみ共役整合負荷  $Y_L$  を設け、この  $Y_L$  にて消費される電力を  $P_{AV2}$  とし、 $P_{AV2}/P_{AV1}$  を有能電力利得 (Available Power Gain,  $G_A$ ) と定義する。この場合  $P_{AV1}$  はあくまでも信号源の有能電力であり、必ずしもトランジスタには全てが入力されているわけではないことに注意する必要がある。 $P_{AV1}$  および  $P_{AV2}$  はトランジスタの  $y$  パラメータを用いて以下のように表される。

$$P_{AV1} = \frac{|i_s|^2}{4 \operatorname{Re}[y_s]}$$

$$P_{AV2} = \frac{|i_{out}|^2}{4 \operatorname{Re}\left[y_{22} - \frac{y_{12}y_{21}}{Y_S + y_{11}}\right]} \quad (2)$$

$$i_{out} = \frac{-y_{21}i_s}{Y_S + y_{11}}$$

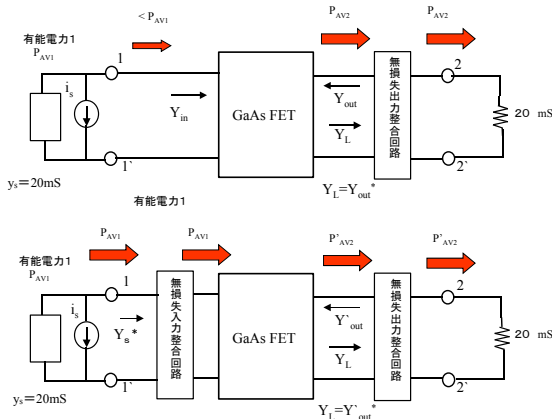


図.5 有能電力利得 (上) と最大有能電力利得 (下)

ただし  $i_{out}$  は図.5 の出力側 (2-2' 端子から右側を見込んだ) の等価電流源である。以上より有能電力利得  $G_A$  は (3) 式のように表される。

$$G_A = \frac{|y_{21}|^2 \operatorname{Re}[Y_S]}{|Y_S + y_{11}|^2 \operatorname{Re}\left[y_{22} - \frac{y_{12}y_{21}}{Y_S + y_{11}}\right]} \quad (3)$$

次にトランジスタの入力端子 (ゲート) と信号源との間にも無損失回路素子からなる入力インピーダンス整合回路を設け、さらにトランジスタの出力端子 (ドレイン) と負荷抵抗との間に無損失回路素子からなる出力インピーダンス整合回路を設けて、共役インピーダンス整合した場合の電力利得、すなわち最大有能電力利得 ( $MAG$ : Maximum Available Power Gain) は (1) 式の  $y$  パラメータを用いれば、

$$MAG = \frac{|y_{21}/y_{12}|}{x - \sqrt{x^2 - 1}}$$

$$x = \frac{2 \operatorname{Re}[y_{11}] \operatorname{Re}[y_{22}] - \operatorname{Re}[y_{12}y_{21}]}{|y_{12}y_{21}|} \quad (4)$$

と表される。この  $MAG$  を  $S$  パラメータを用いて表すと (5) 式のようになる (1)。

$$MAG = \left| \frac{S_{21}}{S_{12}} \right| \cdot (K - \sqrt{K^2 - 1}) \quad (5)$$

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |S_{11}S_{22} - S_{12}S_{21}|^2}{2|S_{12}||S_{21}|}$$

最大有能電力利得 ( $MAG$ ) は、最大の電力利得が得られるようにトランジスタの入出力端子をチューニングした結果の電力利得であるので、トランジスタの増幅能力を表す指標として適しているが、それぞれ (4), (5) 式において  $x$  および  $K$  の値が 1 より小さくなる場合には定義できなくなるという欠点がある。この  $K$  は  $K$  ファクタと呼ばれ、その値が 1 より大であるか小であるかにより回路の安定性を判別の指標となる。 $K$  が 1 より小さい場合には増幅器利得が無限に大きくなる可能性がある。このときトランジスタの入力端子 (ゲート) から出力端子 (ドレイン) への順方向信号伝達のパラメータの一つである  $S_{21}$  と逆方向信号伝達のパラメータの一つである  $S_{12}$  との比は、発振を防止するためのマージンと考えることができる。このマージンを最大安定利得 ( $MSG$ : Maximum Stable Gain) と呼び次式で表される。

$$MSG = \left| \frac{S_{21}}{S_{12}} \right| = \left| \frac{y_{21}}{y_{12}} \right| \quad (6)$$

実際に負荷に供給されている電力と信号源の有能電力との比をトランスデューサ電力利得 ( $GT$ : Transducer Power Gain) と呼び、これは  $S$  パラメータ  $S_{21}$  の絶対値の自乗に等しい。

$$GT = |S_{21}|^2 \quad (7)$$

なお上記 (6) 式に示す  $MSG$  をデシベルで表示すると次式のようになる。

$$MSG [dB] = 10 \log \left| \frac{S_{21}}{S_{12}} \right| \quad (8)$$

$$= \frac{1}{2} (10 \log |S_{21}|^2 - 10 \log |S_{12}|^2)$$

ところで(5)式において $K < 1$ となり不安定になる原因はトランジスタ内部に帰還寄生回路素子が存在するからである。その代表的例としてドレイン・ゲート間容量 $C_{dg}$ が挙げられるが、この寄生容量に関しては外部に並列インダクタンス $L_{ext}$ を設けることにより並列共振させ影響を取り除く(図.6)ことができる。

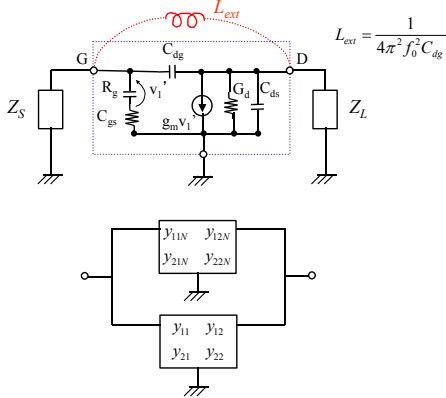


図.6 トランジスタ内部帰還回路の中和

このことを中和という。このような中和は寄生素子が並列帰還素子のみならず、直列帰還素子であっても行え、さらに帰還回路素子に抵抗分を含む場合でも中和できる。数学的に中和を実施した後の電力利得をメイソンのユニラテラル電力利得( $U$ : Mason's Unilateral Power Gain)と呼び、次式で表される。

$$U = \frac{|y_{21}|^2 - |y_{12}|^2}{4 \operatorname{Re}[y_{11}y_{22}] - \operatorname{Re}[y_{12}]\operatorname{Re}[y_{21}]}$$

$$= \frac{\left| \frac{S_{21}}{S_{12}} - 1 \right|^2}{2K \left| \frac{S_{21}}{S_{12}} \right| - 2 \operatorname{Re} \left[ \frac{S_{21}}{S_{12}} \right]} \quad (9)$$

この $U$ により、 $K$ の値に関係なく電力利得を表現できるが、 $U$ の値を物理的に容易に実現できるわけではない。なおメイソンのユニラテラル電力利得 $U$ が1 (0 dB) になる周波数と、最大有能電力利得 $MAG$ が1 (0 dB) となる周波数は一致する。従ってトランジスタの電力利得の遮断周波数で表現される最大発振周波数( $f_{max}$ : Maximum Oscillation Frequency)は $U$ から定義しても、 $MAG$ から定義しても同じ値になる。ただし低い周波数での $U$ や $MAG$ の測定値から外挿して $f_{max}$ を求める場合には外挿の方法により異なった値となるので注意を要する。図.7 においては、 $K$ ファクタが1以下となる4 GHz以下では $MAG$ の代わりに $MSG$ を用いて、利用できるト

ランジスタ電力利得の上限を表示している。 $K$ ファクタが1以上の領域で、トランジスタの入出力端子を無損失回路により完全に整合をとると、 $S_{21}$ の絶対値の自乗すなわちトランスデューサ電力利得 $GT$ と $MAG$ は一致する。入出力整合回路を備えたトランジスタ増幅器全体の $S_{21}$ の絶対値の自乗は、増幅器の $GT$ には一致するが、入出力端子の整合の達成度が不十分な場合は $MAG$ には届かない。

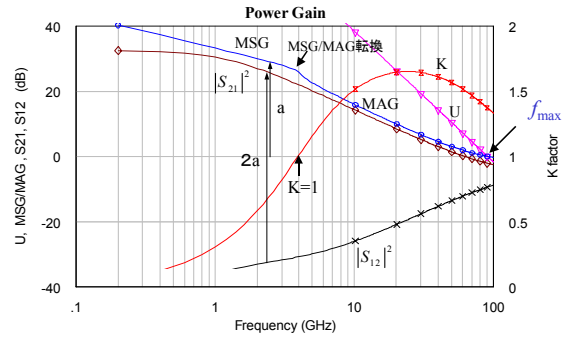


図.7 各種電力利得とKファクタの関係

### 3. トランジスタの大信号モデル化

トランジスタが小信号動作をしている場合、前節で述べたように、線形回路理論が適用でき $y$ パラメータ、 $z$ パラメータ、 $F$ パラメータ、 $S$ パラメータのような四端子定数を用いてトランジスタの特性付けや、回路設計、安定性の判別などが行える(図.8(a))。しかしながらトランジスタの入出力端子に加わる電圧、電流が大振幅になり、いわゆる大信号動作となった場合には、図.8(b)に示すように、全ての内部のパラメータは入力電圧、入力電流、出力電圧、出力電流の4つのベクトルの振幅と位相の関数となる。したがって特定のバイアス条件で測定したパラメータは他のバイアス条件では適用できなくなり、一つのトランジスタに対して極めて多量のデータを周波数毎に用意しないと回路を表現できない。またDCバイアス設定によるトランジスタの電圧・電流についても正確に再現する必要がある。多量のデータから構成されるパラメータは実用性が乏しい。

このようなトランジスタの大信号動作状態を回路的に表すためには2つのアプローチがある。一つは図.1に示すようなトランジスタ構造に対してキャリア輸送方程式、電流連続の式、ポアソンの式、キャリア密度方程式を適用し解析解を求めていく方法である。この方法で

は、電界に対する電子ドリフト速度が線形な関係に無いなどの理由で全バイアス領域に対して一つの方程式で電圧・電流を表しきることができない。このためいくつかの解析領域を定め、それぞれに対して解析解を求め、これらの接続するという方法がとられる。しかしながら一般にこのような接続は関数的には滑らか（正則）

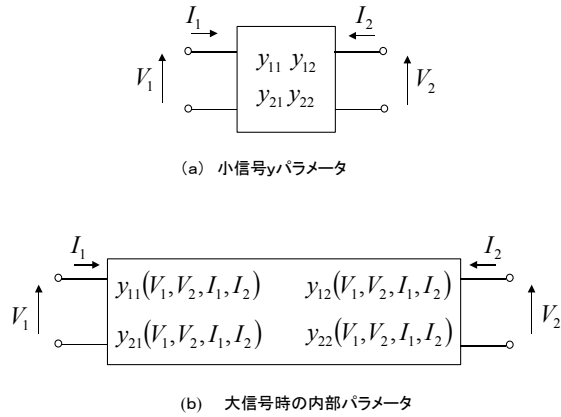


図.8 4端子定数の適用の限界

とならず、導関数は不連続となり、3次相互変調ひずみなどの基本波に比べて微細な信号も同時に扱わなければならないマイクロ波回路のシミュレーションには不向きである。他のアプローチは、図.3に示すトランジスタ特性を表現できる経験式を見つける方法である。この場合この経験式には物理的意味はない。電界効果トランジスタの静特性を経験的に表現できる関数形として  $\tanh$  が適しており、(10)式により、図.3のGaAsFETの静特性を図.9のように表現することができる。

$$I_{ds} = (A_0 + A_1 V_0 + A_2 V_0^2 + A_3 V_0^3) \tanh(\gamma V_2(t))$$

$$V_0 = V_1(t - \tau) \left[ 1 + \beta (V_2^0 - V_2) \right] \quad (10)$$

(14)式において  $V_2 = V_{ds}$ 、 $\beta$ はしきい値電圧  $V_1$ が変化する割合でゲート耐圧が低いトランジスタの特性を表現できる。 $V_2^0$ はフィティングファクタ  $A_0, A_1, A_2, A_3$ を評価したときの  $V_2$ の値を表している。 $\tau$ は入力信号が出力信号として現れるまでの時間である。 $\gamma$ はKnee電圧（ドレイン電流の飽和特性が生ずるドレイン電圧）のパラメータである。

ゲート・ソース間容量  $C_{gs}$ 、およびゲート・ドレイン間容量  $C_{dg}$ は、それぞれゲート・ソース間電圧  $V_{gs}$ 、ゲート・ドレイン間電圧  $V_{dg}$ の関数となる。PN接合ダイオードの接合容量あるいはショットキー接合ダイオードの接合容量

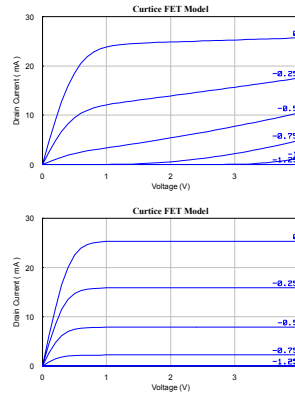


図.9 カーチスモデルによるGaAsFET静特性の表現

の解析式をベースとしてこれらのパラメータを求めていくことができる。この方法で求めたキャパシタンスの端子電圧依存性  $C(V)$  は一般には次式のように表現することができる。

$$C(V) = C_{j0} \left( 1 - \frac{V}{V_j} \right)^{-M} \quad (11)$$

$C_{j0}$ は端子電圧  $V$ が零ボルトのときの容量値である。 $M$ は接合の形態による指数で、階段PN接合では0.5となる。以上例に挙げたような非線形関数を電流源、容量素子に当てはめ、真性部等価回路に当てはめることにより図.10に示す真性部大信号等価回路が完成する。図.4の小信号等価回路の場合と同様に、真性部大信号等価回路に加え、真性部ゲート電極Gとボンディングパッドなど外部ゲート電極との間のインダクタンスおよび寄生抵抗、真性ドレイン電極Dとボンディングパッドなど外部ドレイン電極との間のインダクタンスおよび寄生抵抗、さらにはソース電極Sと接地面との間の接地インダクタンスおよび抵抗などを付加すると、最終的な大信号等価回路モデルが出来上がる。

以上 GaAsFET を例にとって大信号モデル構築方法を説明したが、HEMT など他のデバイスの大信号等価回路モデルを構築する場合でも、(10)式の  $\tanh$  型の電流表現式にはもともと物理的意味がないため、電流・電圧特性が近似できればそのまま転用することができる。キャパシタンスモデルに関しては、接合の構造が変わるため容量値の電圧による変化の様子が変わる。このため(11)式において  $M$ の値をパラメータとして最適化したり、新しい関数系を用意したりして対応することになる。一方 HBT などバイポーラトランジスタではPN接合の電流電圧特性など物理的意味を有する関数系を用いて

大信号モデル (ガンメルプーンモデル) を構築することができる。

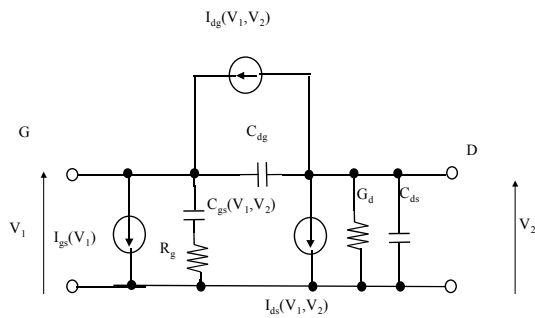


図.10 真性部 GaAsFET の大信号等価回路モデル

#### 4. ハーモニックバランスシミュレーションとロードプル測定

図. 11 の回路において、入力信号レベルが十分に小さくトランジスタが線形回路として取り扱える場合には、入力回路および出力回路を共役インピーダンス整合回路としたときに最も大きな電力利得が得られる。しかしながら入力信号レベルを上昇させてゆくと、トランジスタは大信号動作状態に入り基本波成分以外に高調波成分も発生する。このため回路の状態は基本波成分だけでなく高調波成分も含めた形で考えなくてはならず、もはや単一周波数のみでの共役インピーダンス整合の概念は適用できない。この増幅器は、図. 11 に示すように非線形動作するトランジスタ部分と、線形動作をする入出力受動回路部分との 2 領域に分けることができる。シミュレーションによる回路解析においても、実験による回路解析においても、類似の手法により非線形動作を伴う増幅器を取り扱える。

このような系での解析に一般的に使用されるハーモニックバランスシミュレーションでは、非線形回路であるトランジスタ部分を時間領域周期関数として表し、さらに線形回路部分を周波数領域の定常解であるインピーダンス関数として表し、両者の接続部に対してフーリエ級数成分を用いた調和解析を行う。このため、接続部において自己矛盾しない電流、電圧の各周波数成分を求める必要があり、接続部での誤差を許容値以内に収めるまで計算を繰り返す。

一方実験によりこのような動作状態を記述

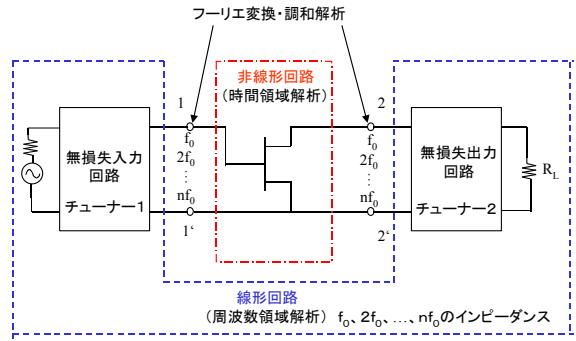


図.11 非線形動作をとまなう増幅器の解析



図.12 自動ロードプル測定系 (電気通信大学)

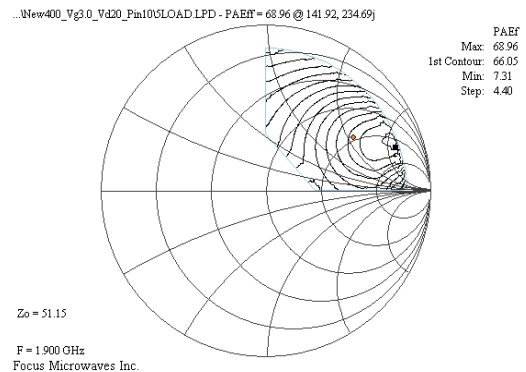


図.13 GaN HEMT の PAE ロードプル測定例

する方法としてロードプル測定がある。ロードプル (load pull) とは、出力無損失回路 (チューナ 2) を用いて負荷抵抗  $R_L$  で消費される電力が最大になるように試行錯誤により調整することを意味する。その手順は先ず、信号源から一定の電力をトランジスタに入力する一方で、最大出力が得られるようにチューナ 2 を調整する。次に、この状態でチューナ 2 を取り外し 2-2 '端子から負荷側を見込んだインピーダンスをネットワークアナライザなどで測定

する。このときのインピーダンスは、基本波だけでなく各高調波成分に対しても測定する必要があるが、基本波インピーダンスだけの測定で簡易的に済ます場合もある。再びチューナ2を取り付け、入力信号レベルを変えない状態でチューナ2により負荷インピーダンスを変化させ、最大出力より少し低い出力が得られる負荷インピーダンスの軌跡を求める。図. 12は自動ロードプル測定装置、図. 13は、自動ロードプル測定により、GaNHMT素子の付加電力効率一定の負荷インピーダンス軌跡を求めたものである。このような測定は、付加電力効率だけでなく、出力電力やひずみ特性などを測定尺度とした等レベル線作成に応用できる。

## 5. 増幅器の大信号動作

マイクロ波トランジスタに増幅動作をさせる場合、トランジスタには直流バイアス電圧を加えなければならない。GaAsFETの場合は、ゲート側には負の電圧、ドレイン側には正の直流電圧を加える(ディプリション型FETの場合)。直流バイアスを印加する回路は、直流では可能な限り抵抗が小さく、マイクロ波帯では可能な限り高いインピーダンスとなる必要がある。このような目的でチョークコイルがバイアス給電回路に用いられる。そこで図. 14に示す分布定数回路を整合素子として用いた1.5GHz帯増幅器を考えてみる。

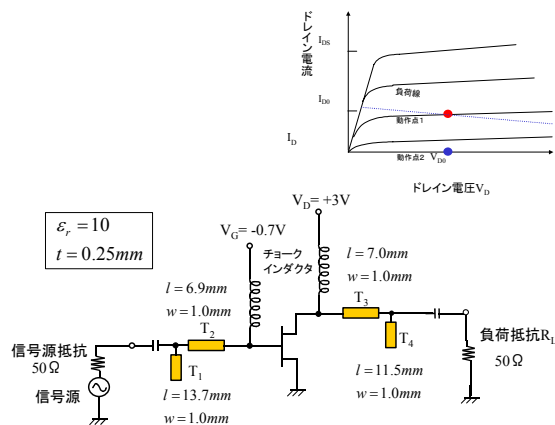


図.14 増幅器の構成例

まずソース電極が接地された GaAsFET のゲート電極およびドレイン電極にそれぞれ  $-0.7\text{V}$  と  $+3\text{V}$  の直流電圧を加える。このときの動作点は点は図中の動作点1となる。この点におけるマイクロ波帯での負荷線は、分布定数線路

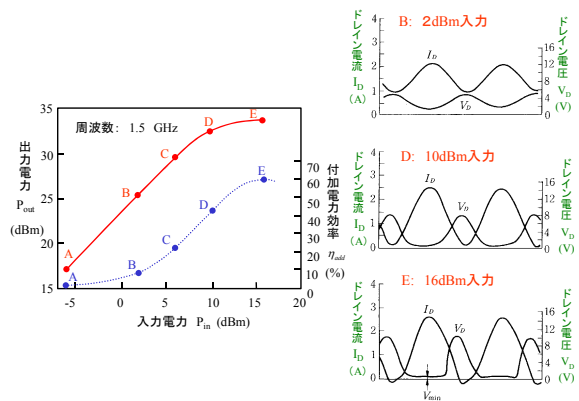


図.15 増幅器の各動作レベルにおける電圧・電流波形

$T_3$ ,  $T_4$ , および負荷抵抗  $R_L$  によって決まり、バイアス回路とは独立である。このようなバイアス印加状態にある増幅器に正弦波信号を入力し、トランジスタのドレイン端子における電圧と電流の瞬時波形  $v_d(t)$ ,  $i_d(t)$  をハーモニックバランスシミュレーションにより計算すると図. 15 のようになる。

図. 15 において、時刻  $t$  における瞬時電圧  $v_d(t)$  と瞬時電流  $i_d(t)$  を一対の座標と考え、トランジスタ I-V 静特性上にマイクロ波信号一周期にわたってプロットすると図. 16 に示される閉曲線が得られる。この曲線はダイナミック負荷線と呼ばれる。負荷線が直線から閉曲線にずれる理由は、トランジスタの出力側に存在する  $C_{ds}$  など寄生容量素子の充放電により電圧一周期当たりの電流の変化に位相のずれが生ずるためである。高周波特性に優れているトランジスタでは一般に寄生容量が少なく負荷線のずれは小さい。バイアスポイントおよび小信号動作点を示す  $\times$  印の周りにダイナミック負荷線が描け、入力電力レベルを  $-6\text{dBm}$  から  $+10\text{dBm}$  へ上昇させると小信号動作点を外れて曲線が描かれていることが分る。

付加電力効率  $\eta_{add}$  は出力電力を  $P_{out}$ 、入力電力を  $P_{in}$ 、直流投入電力を  $P_{DC}$  とすると (12) 式のように表される。

$$\eta_{add} = \frac{P_{out} - P_{in}}{P_{DC}} \times 100 = \frac{P_{out}}{P_{DC}} \left( 1 - \frac{P_{in}}{P_{out}} \right) \times 100 \quad (12)$$

このときドレイン効率を  $\eta_D = P_{out} / P_{DC}$ 、電力利得を  $G_p = P_{out} / P_{in}$  として定義すると (13) 式のように表すこともできる。

$$\eta_{add} = \eta_D \left( 1 - \frac{1}{G_p} \right) \times 100 \quad (13)$$

したがって付加電力効率を上昇させるにはドレイン効率と電力利得の両方を大きくする工夫が必要である。ドレイン効率を最大とするには発熱量 ( $P_{DC} - P_{out}$ ) を最小とすればよいが、このためにはドレイン端子における瞬時電圧、瞬時電流の重なりを少なくすれば良い。

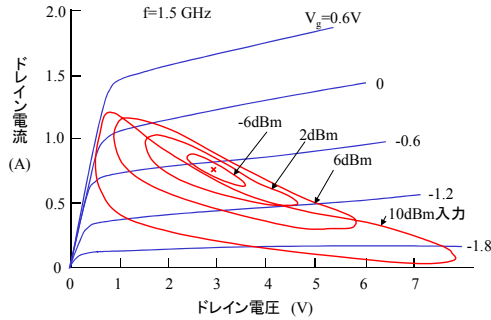


図.16 マイクロ波トランジスタのダイナミック負荷線

## 5. 増幅器の高効率化

図.17には、増幅器の高効率化動作を説明するために、トランジスタのドレイン端子における電流と電圧の関係が示されている。一般に線形増幅器として用いられるA級動作の場合、 $I_d$ と $V_d$ は互いに逆相の正弦波である。このとき、トランジスタの瞬時消費電力は瞬時電流と瞬時電圧の積で表される。この瞬時消費電力のRF一周期積分値を時間平均したものがトランジスタの(時間平均)消費電力であり、無駄な発熱となる。図から分るように、A級動作ではかなりの電流・電圧波形の重なり部分がある。高調波を発生させない無歪み状態でのA級増幅器の最大ドレイン効率は高々50%と見積もれる。

これに対して、ドレイン電流 $I_d$ をB級バイアスして半波整流波形とし、ドレイン電圧を正弦波電圧としたB級動作では波形の重なり部分が幾分小さくなるが、完全には、重なりは無くならない。この場合の数学的に得られる最大ドレイン効率はフーリエ級数より78.5%と見積もれる。一方、高効率化のための理想的な $I_d$ と $V_d$ の関係とは、瞬時電流が存在しているときには瞬時電圧は存在せず、瞬時電圧が存在しているときには瞬時電流が存在しないという状態である。このような理想動作の場合、トランジスタでは電力消費(発熱)が起きない。すなわち100%のドレイン効率となる。このよう

な理想動作を追究するためには、時間領域設計からのアプローチと、周波数領域設計からのアプローチとの二種類がある<sup>(8)</sup>。

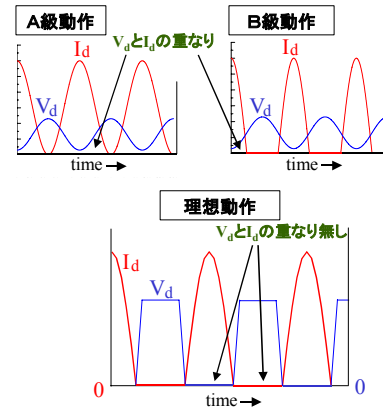


図.17 高効率化を達成するためのトランジスタ出力端子波形

時間領域からのアプローチを概念的に示すと、図.18のようになる。まず入力されたアナログ信号電圧をパルス幅変調(PWM)などを用いてデジタル信号電圧に変換する。デジタル信号電圧は電圧が存在する時間領域と電圧が存在しない時間領域の両方の組み合わせから構成される。スイッチングモード電力増幅器は電圧が加わっているときには電流を遮断し、電流が流れているときには電圧を遮断した状態で、電流、電圧を増幅する機能を有する。このためスイッチに損失が無く、かつスイッチング時間が無視できる程短い場合には、電力消費は起こらない。出力パルス列からは帯域通過フィルタで基本周波数成分のみを取り出す。このような増幅器動作は総称してD級と呼ばれるが、マイクロ波帯で実現のためには、超高周波帯での精密な低消費電力AD変換器や、立ち上がり立ち下り時間が十分に小さく、電流と電圧のオーバーラップがないスイッチングモード増幅器の実現が必要である。図.19はスイッチングモード回路を用いたD級増幅器の一例である。図において出力波形がクリップされる程十分に大きな信号が入力端子に加えられた場合を考える。

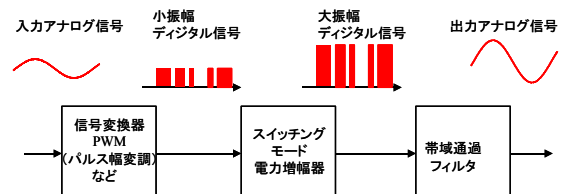


図.18 A/D,D/A変換とスイッチングモード増幅による増幅器効率化



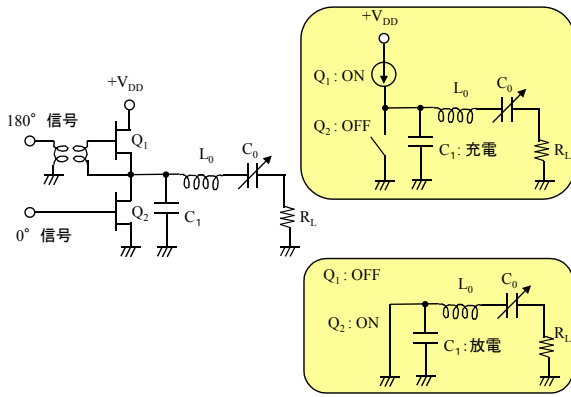


図.19 D級増幅回路例

Q<sub>1</sub>がONの場合にはQ<sub>1</sub>は定電流源として動作し、かつQ<sub>2</sub>はOFFとなるので、キャパシタC<sub>1</sub>は充電されエネルギーが蓄えられる。このときトランジスタでの電力損失は起こらない。次にQ<sub>1</sub>がOFFとなり、Q<sub>2</sub>がONとなった場合には、直列共振回路を通じてエネルギーを取り出される。このときもQ<sub>2</sub>のON抵抗が十分小さければ、トランジスタでの電力損失は起こらない。定電流源動作をするトランジスタQ<sub>1</sub>を無損失のRFチョークコイルに置き換えても同様な動作ができ、これはE級増幅器と呼ばれる。

これに対して周波数領域で同様な電圧・電流関係を実現しようとするのが F 級増幅器の原理である。トランジスタに流れる半波整流電流をフーリエ級数に展開すると、その周波数成分は(3)式で示されるように、基本波分の他には偶数次の高調波しか存在しない。

$$I_d = I_{\max} \left( \frac{1}{\pi} + \frac{1}{2} \cos \omega t + \frac{2}{3\pi} \cos 2\omega t - \frac{2}{15\pi} \cos 4\omega t + \frac{2}{35\pi} \cos 6\omega t - \dots \right) \quad (14)$$

三角関数列は直交関数列であり、周波数が互いに異なる電流と電圧が同時に存在しても瞬時電力の周期積分値は零となり、電力消費は起こらない。このためトランジスタのドレーン端子にかかる電圧を、電流と逆相の基本波と奇数次の高調波のみから構成すると、基本波に関しては力率 100%で電力を発生し、全ての高調波で電力消費が零の状態となる。この状態を時間波形で見ると 図.17 の理想動作になる。この状態を実現するためには、 図.11 に示した増幅器回路において、トランジスタの出力端子から負荷側を見込んだインピーダンスが、偶数時高調波で短絡（電流のみ存在）、奇数時高調波で開放（電圧のみ存在）となっていることと、基本波

の電流・電圧は互いに完全逆相で力率が-1 となっていればよい。このような回路をF級増幅回路という。基本波と無限次に亘るF級高調波インピーダンス条件の実現は、回路理論的には集中定数回路においても、分布定数回路においても可能である<sup>(4) (6) (7)</sup>。負荷インピーダンス $Z(n f_0)$ をF級負荷回路とは逆に、偶数次高調波で開放とし、奇数次高調波で短絡とすることにより、電圧高調波は偶数次のみ存在させ、電流高調波は奇数次のみ存在させることもできる。このような増幅器を逆F級増幅器という。

図.20 に  $\tan \delta = 0.0023$  の低損失樹脂基板を用いて 5 次高調波までを処理した 1.9GHz帯 AlGaIn/GaN HEMT F級増幅器（飽和出力 28dBm）の写真を示す<sup>(4)</sup>。ドレーン効率 80.1%（84.8%）で付加電力効率 75.2%（79.6%）が得られている。ただし括弧内はGaNチップドレーン端子換算値である。

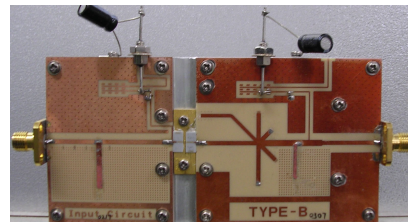


図.20 1.9GHz 帯 GaN HEMT F 級増幅器

トランジスタ素子内部に寄生容量や寄生インダクタンスを含むと、負荷回路で生成された短絡、開放のインピーダンス条件が、トランジスタ出力等価電流源の両端に正しく伝わらない。このため、トランジスタ自体を低寄生素子化することも大変重要である。回路的にこのような問題に対処するために、各高調波に対してそれぞれ最適負荷インピーダンスを与えるハーモニック制御する方法があるが、高次高調波に亘る統一的な設計法構築は複雑な問題となる。

一方近年多用されるデジタル無線方式では、RF 送信信号の飽絡線は時間とともに大きく変動し、平均電力と瞬時最大電力の乖離が非常に大きいのが特徴である。いずれの状態であっても増幅器には線形動作が必要である。このため増幅器には瞬時最大電力を線形に増幅できる能力を有する一方で、この出力レベルより低い平均電力において電力効率を最大化すること

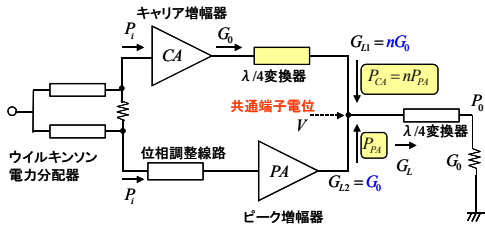


図.21 ドハーティ増幅器の原理

が要求される。この要求を達成するため、小・中出力時には主増幅器をのみを用いて比較的大きな電力効率を保ち、大出力時にはのみ補助増幅器を作動させて線形性を保つ原理（図.21）のドハーティ増幅器が携帯電話基地局用増幅器として注目されている。ドハーティ増幅器では出力側の共通端子（同電圧）で2系統の異なる電力レベル（ $P_{CA}$ と $P_{PA}$ ）を合成するため、各々の増幅器の系統から共通端子を見込んだコンダクタンスは異なって見える。すなわち $P_{CA}$ が $P_{PA}$ のn倍なら、キャリア増幅器から共通点を見たコンダクタンスは、ピーク増幅器から共通点を見込んだコンダクタンスのn倍とならなければならない<sup>(5)</sup>。

一方、非線形増幅器を用いて、線形増幅を行う方法として図.22 に示す LINC（Linear Amplification using Nonlinear Components）方式がある。この方式の原理は、デジタル無線変調波を、振幅はともに同値でかつ一定であり、位相差のみが変調信号に応じて変化する二系統の信号の並列合成により表現するものである。このため増幅器としては飽和動作している2個のF級増幅器などを用いることができ、高効率化が計れる一方で、無線変調波から2系統の位相信号を生成するデジタル信号処理回路が新たに必要となるため、この回路の消費電力の割合を低減させることが課題である。

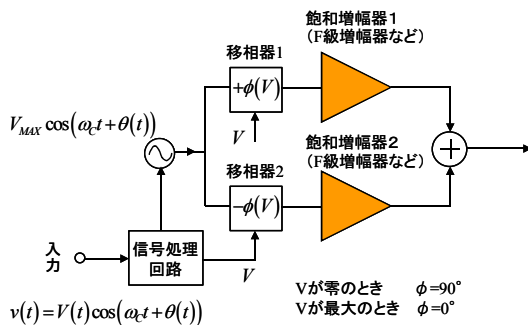


図.22 LINC 方式増幅器

## 6. あとがき

電力増幅器の設計の基礎に関して、トランジスタのモデル化、小信号設計、大信号設計の概略を述べた。増幅器設計理論習得の一助になれば幸いである。なお本稿ではひずみ特性に関する説明は省略しているが、その概要については参考文献(2)(3)を参照されたい。

## 7. 参考文献

- (1) 本城, “マイクロ波半導体回路” 日刊工業(1993)
- (2) 本城, “マイクロ波増幅器の高効率・低ひずみ化,” 電子情報通信学会誌, vol. 90, No. 4, pp. 263-269 (2007)
- (3) 高山, “超高周波トランジスタ電力増幅器のひずみ特性およびその低減,” 電子情報通信学会誌, vol. 91, No. 2, pp. 117-122 (2008)
- (4) K. Honjo, R. Ishikawa, T. Yoshida, C. Zheng, “Class-F Microwave Amplifier Desig Using GaAs-HBT and GaN-HEMT,” International Conference on Solid State Devices and Materials, Dig., pp. 298-299, Sept(2007)
- (5) 高山, 原田, 藤田, 前中, “マイクロ波ドハーティ増幅器の設計法および SiMOSFET 電力増幅器への応用,” 電子情報通信学会論文誌, vol.J87-C, No.10, pp.745-753, 2004年10月.
- (6) 相川, 本城, “集中定数のみから構成されたマイクロ波F級増幅回路の設計法,” 電子情報通信学会論文誌, vol.J87-C, No.12, pp.1008-1016, 2004年12月.
- (7) K. Honjo, “A simple circuit synthesis method for microwave class-F Ultra-high-efficiency amplifiers with reactance-compensation circuits,” Solid-State Electronics, vol. 44, pp. 1477-1482, Sept. 2000.
- (8) F. Raab, “Idealized Operation of the Class E Tuned Power Amplifier,” IEEE Trans. CAS, vol.24, pp.723-735, Dec. 1977.